

Labor1 PZH

2008.12.12.P.



1.) Graetz típusu egyenirányító

- jelölje a váltakozó áramu bemenetet és az egyenáramu kimenetet, jelölje a polaritást is
- rajzolja fel a kimeneten megjelenő jel alakját abban az esetben, ha a bemenetre f_0 frekvenciájú szinuszos feszültséget kapcsolunk
- adja meg az egyenirányított jel váltakozó komponensének frekvenciáját

2.) Azonos frekvenciájú szinuszos jelek közötti fázis szögét mérünk oszcilloszkóppal időeltolódás és periódus idő alapján.

- Rajzolja fel a mérési elrendezést
- rajzolja fel a mért jelalakokat, jelölje be rajta a mért mennyiségeket, adja meg a fázis szög származtatási összefüggését
- (itt volt még valami olyasmi, hogy a leolvasási pontatlanság 1%, a generátor linearitási hibája 2%, mekkora a legvalószínűbb hiba)

3.) Adja meg a szimmetrikus négyszögjel amplitúdó spektrumát. Hogyan változik a spektrum, ha a szimmetria megsérül (az előjelváltás nem pontosan fél periódusonként következik be)? A spektrumokat jellegre helyes ábrán szemléltesse

4.) 3 és 5 vezetőkes impedanciámérés. Milyen esetekben fontos az 5 vezetőkes mérés?

5.) Egy 600 ohmos forrást TELECOM transzformátor segítségével 600 ohmos terheleshez illesztünk. A transzformátor primer és szekunder ellenállása 25, 30 ohm. Számítsa ki a transzformátor áttételeit.

6.) TTL inverter transzfer karakterisztikájának mérése.

- rajzolja fel a mérési elrendezést
- határozza meg milyen gerjesztést alkalmazna
- ábrázolja a gerjesztő jel és az inverter arra adott válasznak időfüggvényét egy ábrán. Ne feledkezzen meg az y tengely (fesz.) helyes skálázásáról.

7.) Rajzolja fel a bipoláris tranzisztor h_{21} paraméterének mérésére szolgáló mérési összeállítást! Röviden ismertesse a mérési lépéseit!

8.) Egy ciklikusan működő állapotgép 2 Mhz-es órajellel működik. Az állapotgép 3 bites állapotai: 100, 010, 001. A többi kód nem fordulhat elő. Logikai analízátorral hogyan ellenőrizné, hogy nem lép hibás kód állapotba a hálózat?

9.) Neptun kód átvitele, ugyanaz mint korábbi zh-ban csak 2 stopbit van.

10.) Hogyan tesztelne le egy FPGA-ban megvalósított, viszonylag kevés állapotú szinkron sorrendi hálózatot, ha a logikai analízátor áll rendelkezésre és az FPGA-ban még sok erőforrás van kihasználatlanul (föven van még hely további hardver megvalósításához)?