



Budapesti Műszaki és Gazdaságtudományi Egyetem  
Elektronikus Eszközök Tanszéke

# IT eszközök technológiája

5. előadás

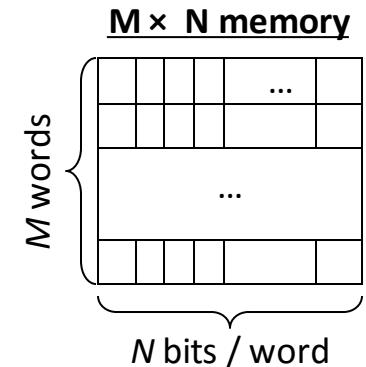
Memóriák

# Memóriák

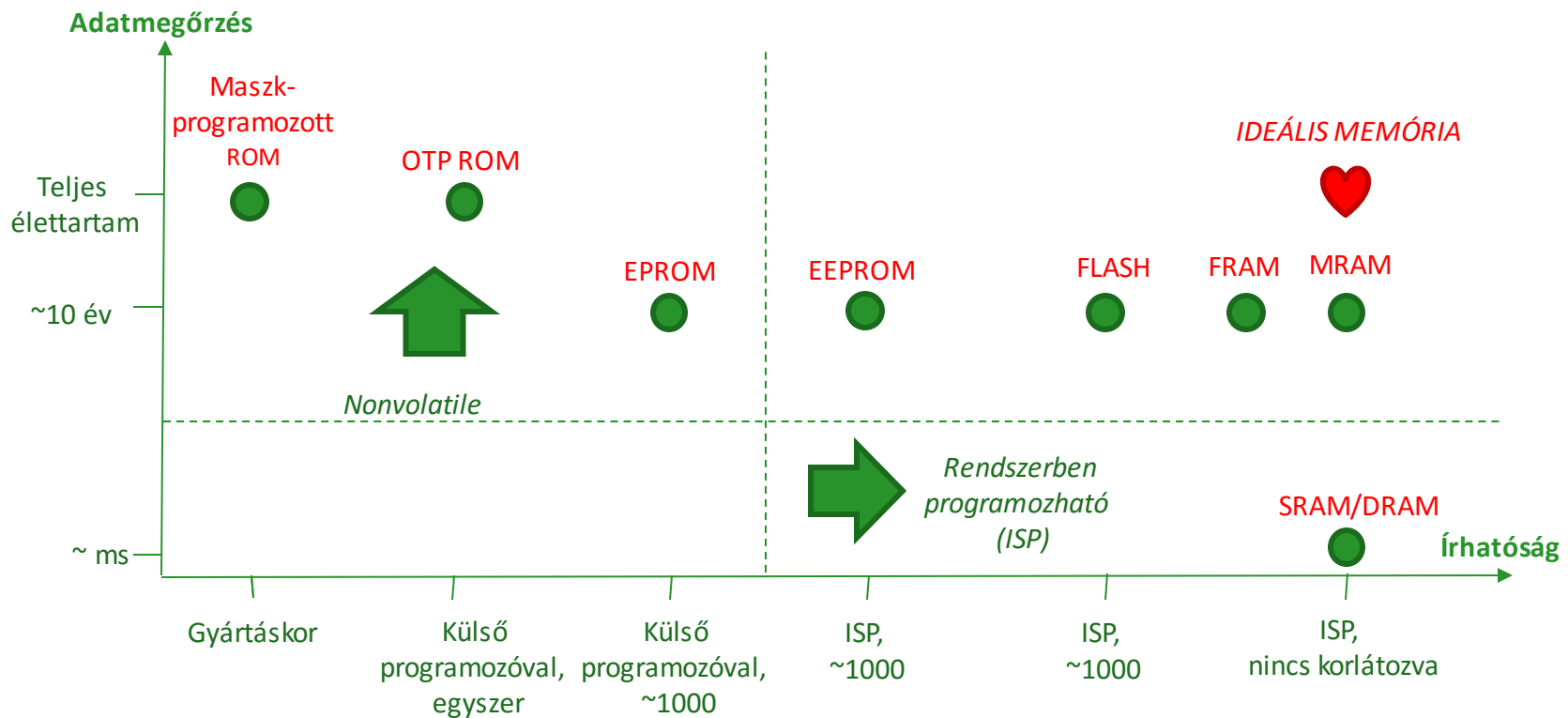
- Áttekintés
- RAM memóriák
  - statikus RAM
  - dinamikus RAM
- Tartalommal címezhető memóriák
- Új memória architektúrák
- ROM memóriák
  - A maszk programozott ROM
    - A passzív terhelésű logikai kapu
    - A NOR / NAND elrendezés
- OTP ROM
  - Az egyszeri programozás eszközei: fuse, antifuse
- EEPROM
- FLASH EEPROM

# Félvezető memóriák alapfogalmai

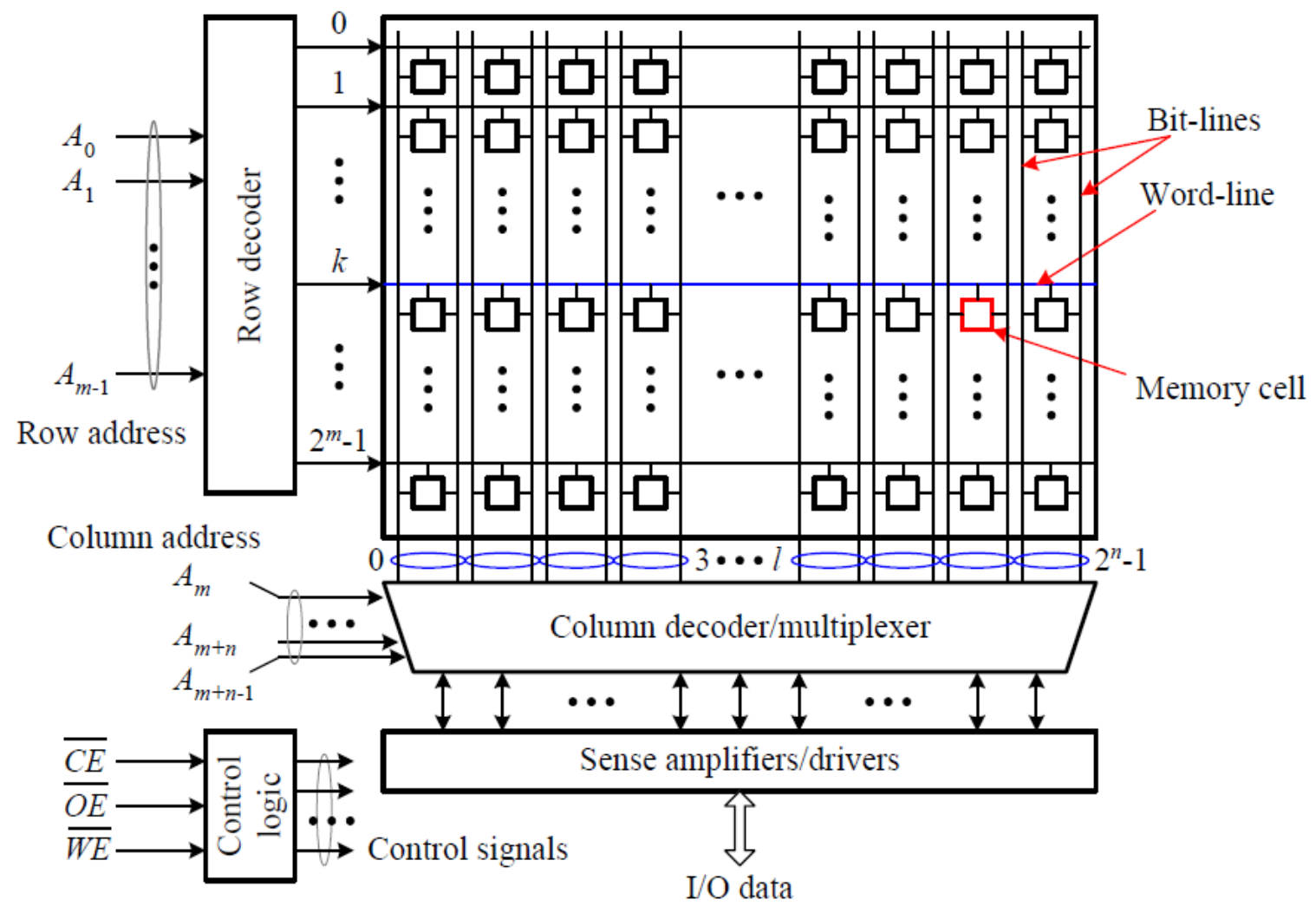
- $M \times N$  memória
  - $M$  db  $N$  bit széles memóriaszó.  $M$  kettő hatványa,  $N$  általában 8 többszöröse.
  - Pl.  $64k \times 16$ , azaz 1Mbit kapacitású memória.
- Tradicionális felosztás
  - ROM vs RAM, azaz csak olvasható ill. (nem szószerint) írható-olvasható memória
  - Kevésbé használható, a határok elmosódtak
    - Az EEPROM írható, az NVRAM nem veszíti el az információt a tápfeszültség megszűnésekor.
- Csoportosítás:
  - Írhatóság és adatmegőrzési idő szerinti csoportosítás jobb.



# Félvezető memóriák csoportosítása



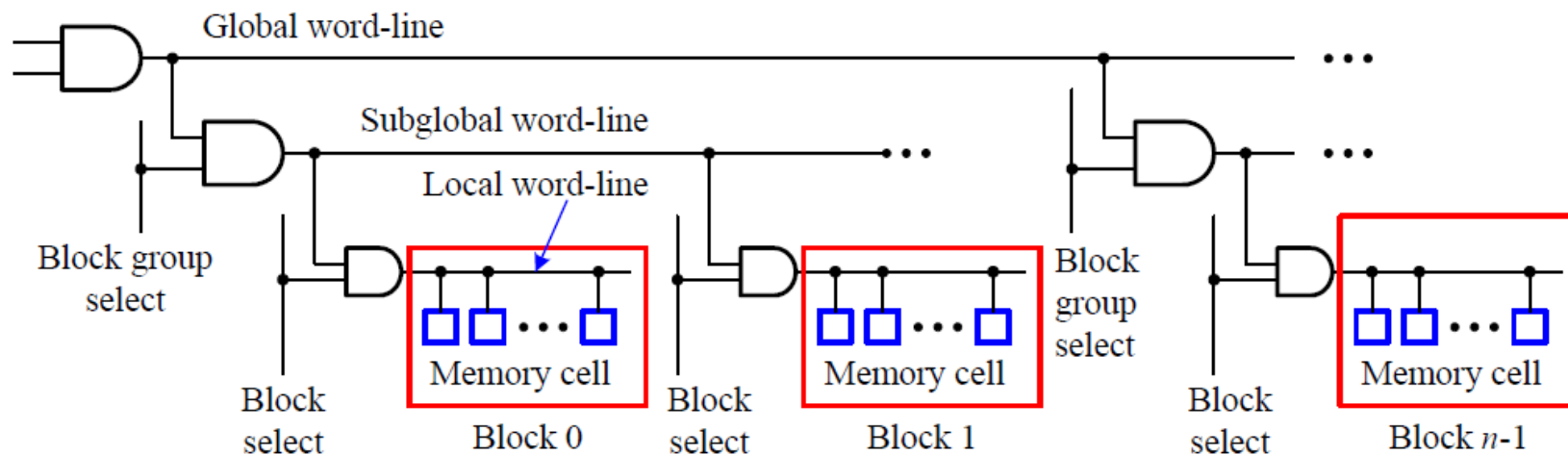
# A tipikus memória struktúra



## A tipikus memória struktúra

- A tárolás egy memória mátrixban történik.
  - A mátrix egy eleme, az elemi cella felel 1 vagy több bit információ tárolásáért.
  - Egy sorban lévő cellát az ún. **szóvonallal** (word line) aktiválunk, amelyet a cím egy részéből a sordekóder állít elő.
  - Az aktivált cellák a **bitvonalra** (bit line) másolják a tartalmukat.
  - A cím másik részével a bitvonalak közül választunk ki
- Az érzékelő erősítő állítja helyre a szokásos CMOS rail-to-rail jelet.
  - A cella tranzisztorai KIS MÉRETŰEK. (mivel minél kisebb a cella, annál nagyobb kapacitású memóriát lehet elhelyezni felületegységként.)
  - Ezért nem teljesen digitális a működés, valójában néhány 100mV a logikai szint távolsága, amit az érzékelő erősítő állít helyre.

# Nagykapacitású memóriák



- Túl sok sor lenne a mátrixban, ezért több részre bontják
  - Még további két szint hierarchia -> blokk csoport és csoporton belül blokkok.
- A hozzáférés hierarchikus
- A kívülről megjelenő forma a **bank**.



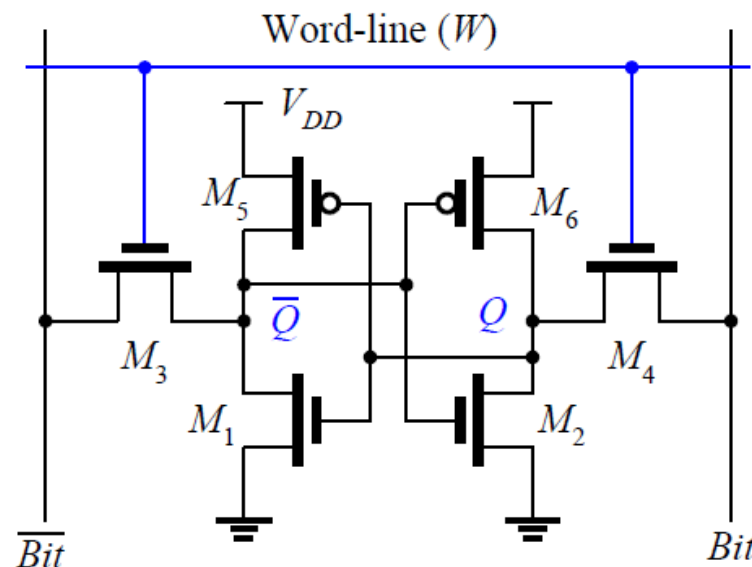
Budapesti Műszaki és Gazdaságtudományi Egyetem  
Elektronikus Eszközök Tanszéke

# Statikus RAM (SRAM)

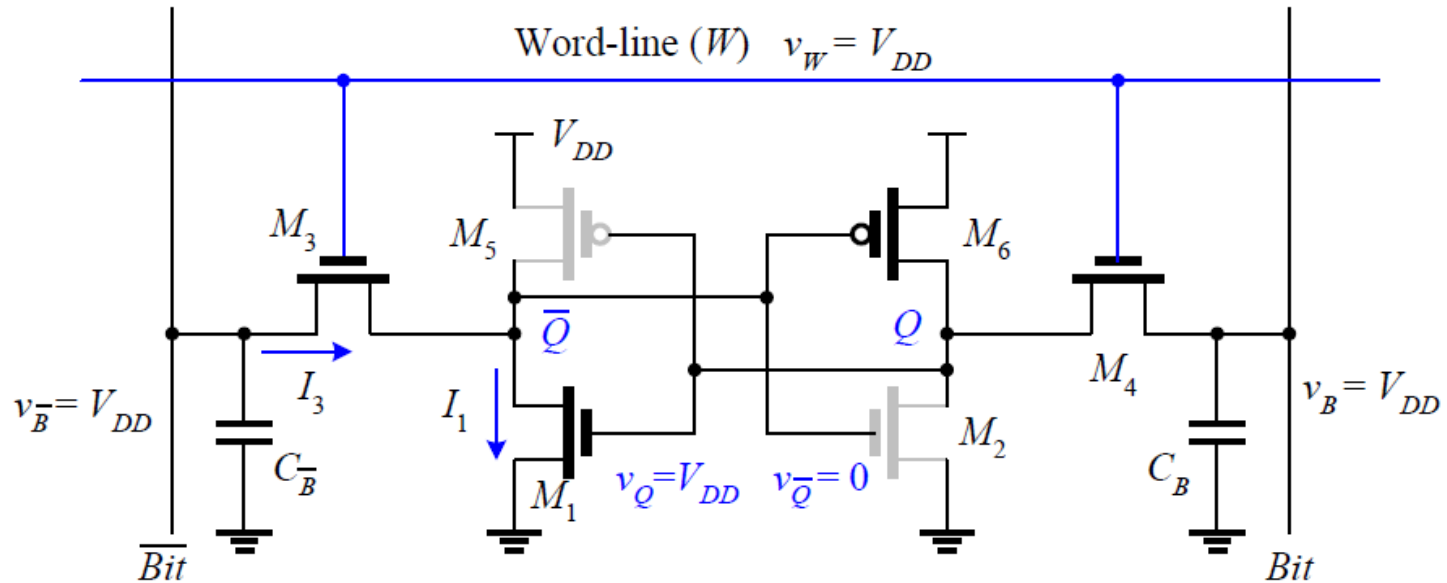


## Statikus RAM memória

- A cellát 6 tranzisztor alkotja
- Két bitvonal van, ellentétes logikával.
  - Differenciális logikát fog használni.



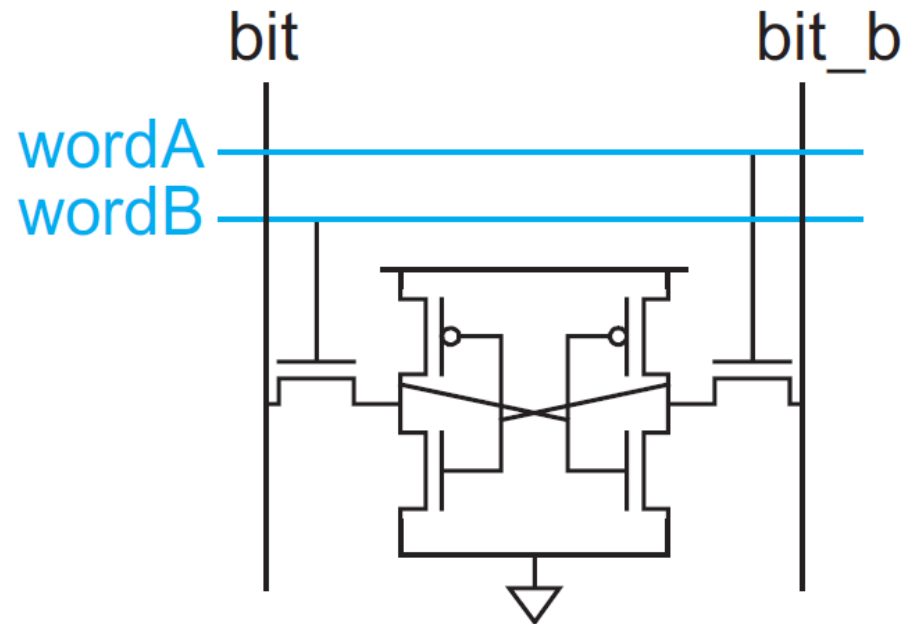
- A két keresztbecsatolt inverter felel a szokásos tárolási funkcióért.
- Hasonlít az SR latch-hez, de a beírás/olvasás 1-1 tranzisztoron keresztül történik, nem teljes a kapu.
  - (nyilván a kisebb helyfoglalás érdekében!)
- Az  $M_3$ ,  $M_4$  tranzisztorokat elérési (access) tranzisztornak hívjuk.
- A működés elvben csak „digitális” szemlélettel követhető, de a valóság nem ilyen egyszerű...



- Feltételezzük, hogy a cellában logikai 1 van

- A bitvonalakat tápfeszültségre töltik elő. (a cella kis tranzisztorain keresztül a feltöltés nagyon sokáig tartana!)
- Az olvasás kezdetekor  $M_3$ ,  $M_1$  kinyit, a  $\overline{Bit}$  feszültsége lecsökken, miközben a  $Bit$  feszültsége változatlan.
- Kb. 100-200mV feszültségkülönbség elég ahhoz, hogy az érzékelő erősítő meghatározza a cella értékét.





- Láttuk, hogy az olvasáshoz tulajdonképpen nem szükséges mindkét bitvonal az olvasáshoz.
  - Két szóvonal alkalmazásával egyidőben két cellából lehet olvasni.
  - Az íráshoz mindkét bitvonalra szükség van.
  - “ügyes” időzítéssel pl. egy ciklus első felében két olvasást, a második felében pedig egy írást lehet végrehajtani.
  - Tipikusan CPU regiszterfájlok esetén alkalmaznak hasonló elrendezést.

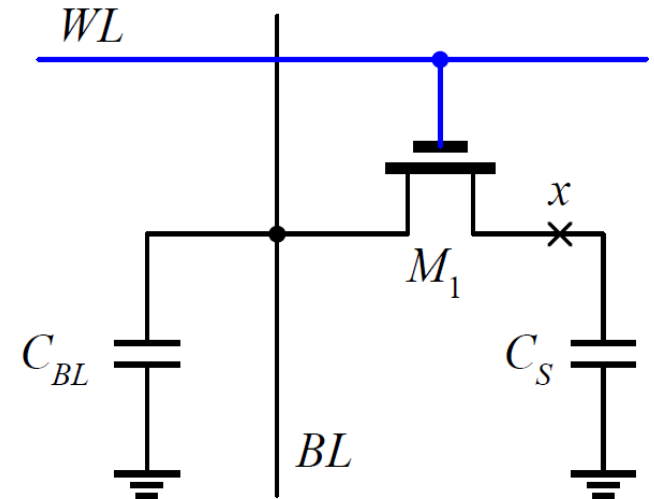


Budapesti Műszaki és Gazdaságtudományi Egyetem  
Elektronikus Eszközök Tanszéke

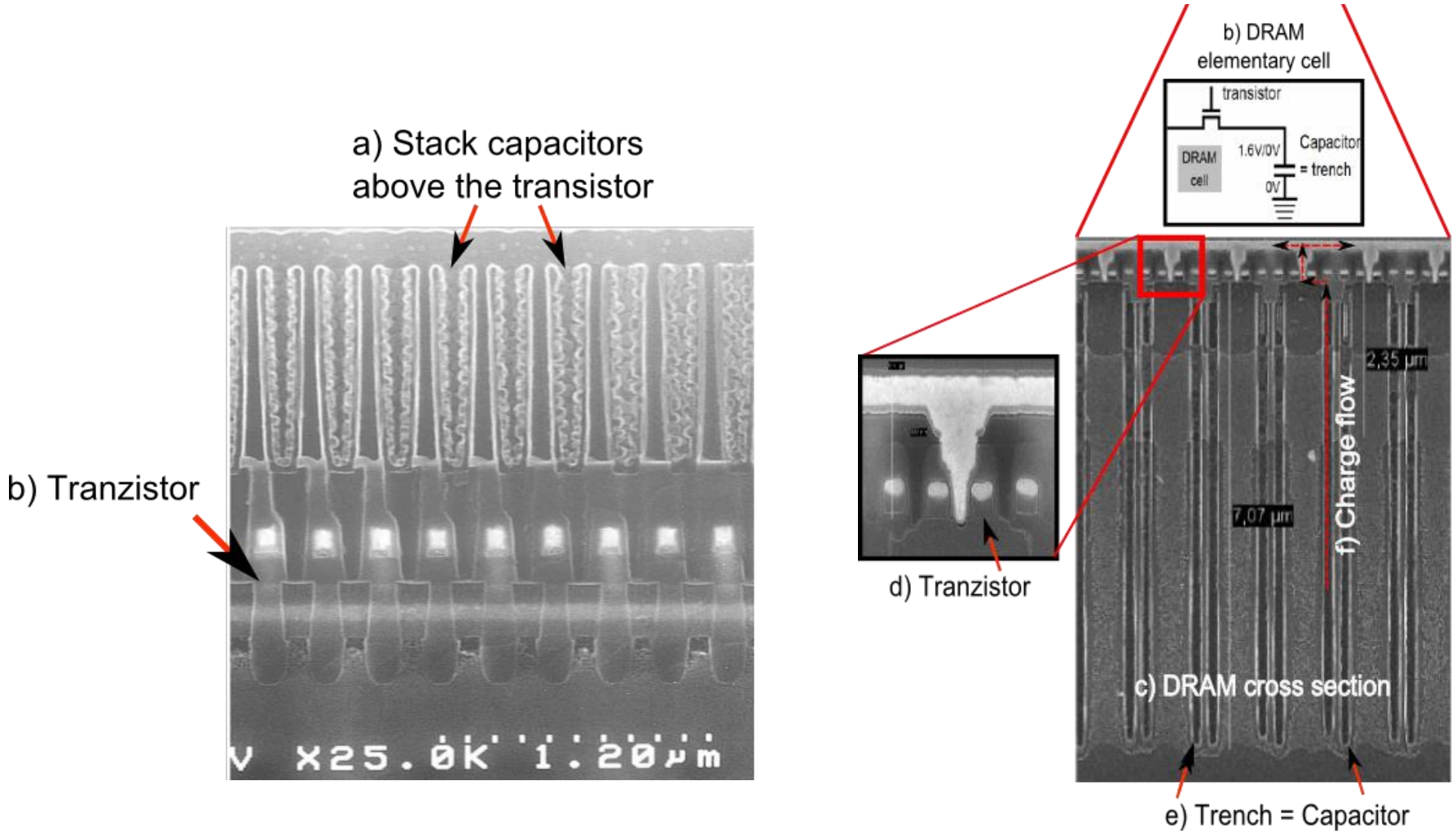
# Dinamikus RAM (DRAM)

## A dinamikus RAM cellája

- Az információt a  $C_S$  kapacitás tárolja, amit az  $M_1$  tranzisztor kapcsol a bitvonalra.
- A tároló kapacitás tipikusan 25-40fF
- A tároló kapacitás általában speciális, három dimenziós struktúra
  - Árok (trench) kapacitás
    - A tranzisztor mellett árkot marnak a szilíciumba, majd ebben alakítják ki a tároló kapacitást
  - Stack kapacitás
    - A tranzisztor felett készül el egy vékonyréteg kapacitás.



# A tároló kapacitás megvalósítása (illusztráció)



■ Forrás: <http://www.sdram-technology.info/sdram-cross-section.html>

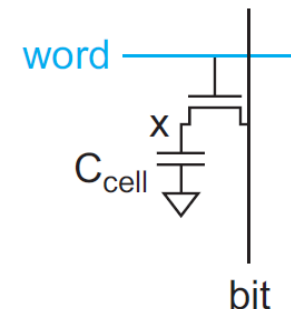
# DRAM írás és olvasás

## ■ Írás

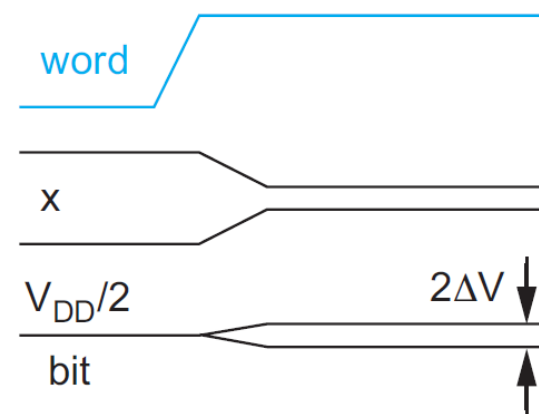
- A bitvonalat a logikai értékre állítva a szóvonal aktiválásakor a tároló kapacitás kisül, vagy feltöltődik.

## ■ Olvasás

- A bitvonalat a tápfeszültség felére előtöltik
- A szóvonal aktiválásakor a tranzisztor rákapcsolja a bitvonalra a tároló kapacitás töltését.
- Töltésmegoszlás történik, a bitvonal feszültsége:
- $$\Delta V = \frac{C_S}{C_{BL} + C_S} V_{DD} / 2$$
- változik meg, ez kb. 20-50mV
- Az érzékelő erősítő ezt állítja helyre.
- Az olvasás DESTRUKTÍV. A kiolvasott értéket vissza kell írni



(a)

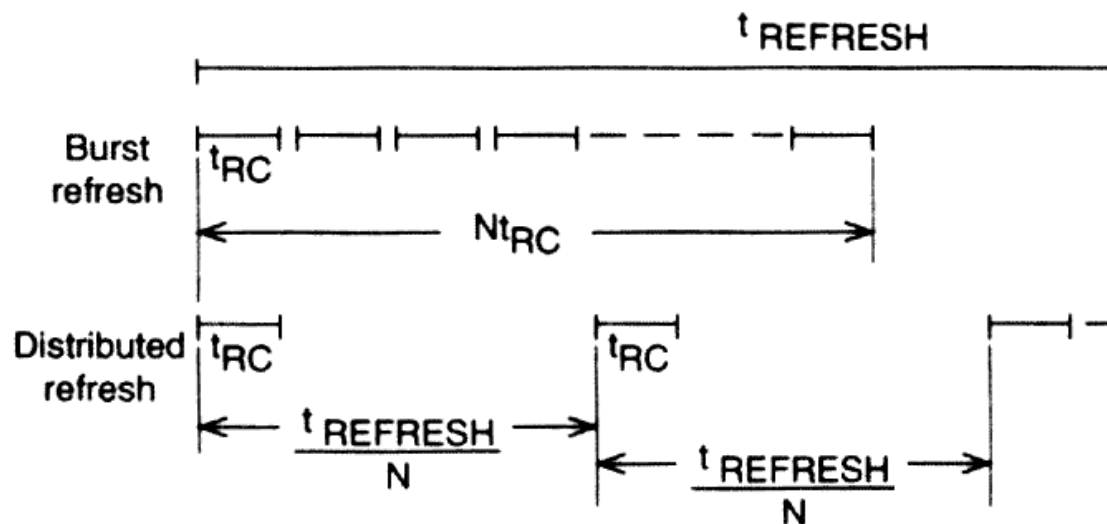


(b)



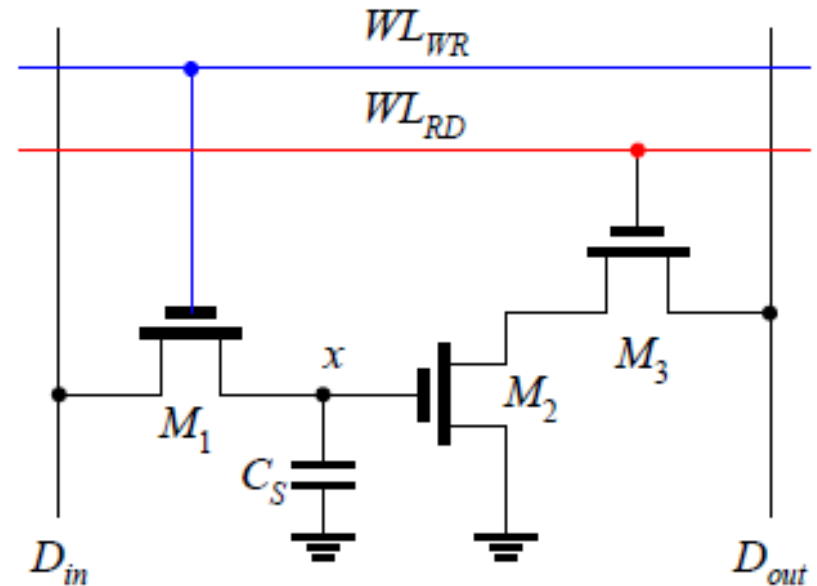
# Frissítés

- A tároló kapacitásból a töltés szivárog
- A DRAM-ot frissíteni kell
- egyszerre 1 sort frissítenek, ennek  $t_{RC}$  ideje kb. 100-200ns
  - **Burst refresh:** az összes sort egyszerre frissítik.
  - **Distributed (hidden) refresh:** van egy számláló, ami nyilvántartja az utolsó frissített sort, és mindig a soron következő kerül frissítésre.



## A beágyazott DRAM (embedded DRAM)

- Az egytranzisztoros dinamikus RAM spec. technológiát igényel.
- SoC-ben általában „csak” standard CMOS áll rendelkezésre
- Tároló kapacitás helyett az M1-M2 tranzisztor szórt kapacitása tárol.
  - A  $C_S$  kapacitás **NEM** külön alkatrész!
- Érdekesség: eredetileg ez az elrendezés volt az első DRAM
- Nagyméretű cache memóriákban alkalmazzák, rejtett frissítéssel.
  - (kedvezőbb méret, mint az SRAM)



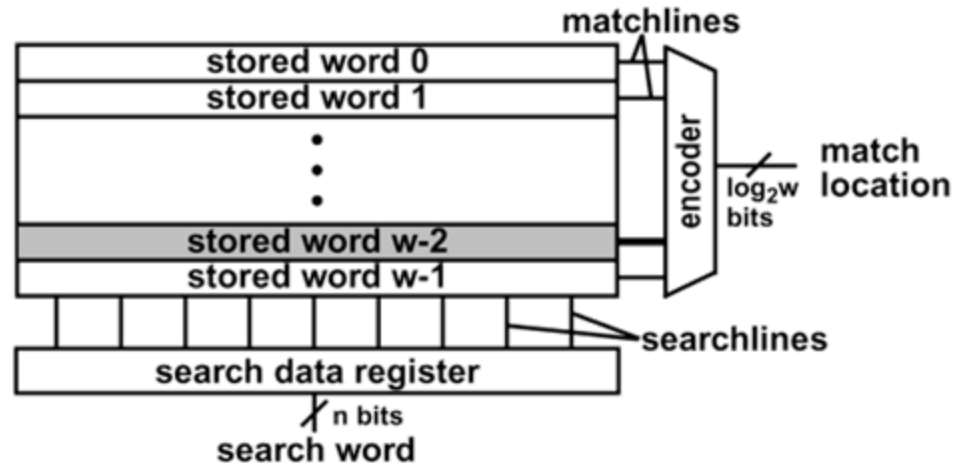


# CAM

## Content Addressable Memory

Azaz tartalommal címezhető memória

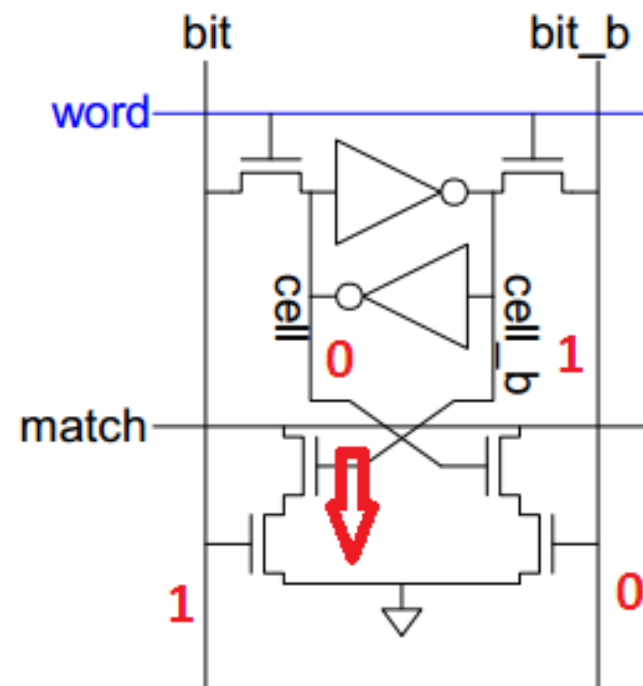
# Tartalommal címezhető memória



- 1 órajel alatt állítja elő a keresett információ címét
  - Azaz  $O(1)$  a keresés, nem pedig pl.  $O(\log_2 n)$  és ráadásul mindig ugyanaddig tart!
  - A **search data register**-t hasonlítja össze párhuzamosan a tárolt információval
  - A match vonalak közül csak egy lesz aktív, ebből a cím előállítható
- Az előállított címhez a tartalom egy „hagyományos” memóriából előállítható (HW asszociatív tömb...)
- Használata:
  - TLB: virtuális page cím – fizikai page cím
  - Pl. routerekben MAC address – port

## CAM elemi cella

- A statikus RAM celláját egészítik ki.
    - 10 tranzisztoros CAM cella
  - A keresett bit a bitvonalra kerül.
  - Ha megegyezik a tárolt bittel, nincs áramút a match line és a föld között.
  - Ha nem egyezik meg, akkor viszont kialakul áramút!
- Figyeljük meg a trükkös keresztbekötést! Mintha egy kizáró vagy kapu lenne.
  - A keresés a teljes soron zajlik, egyszerre.
  - Ha sehol sincs áramút, akkor a match line feszültsége nem változik meg.



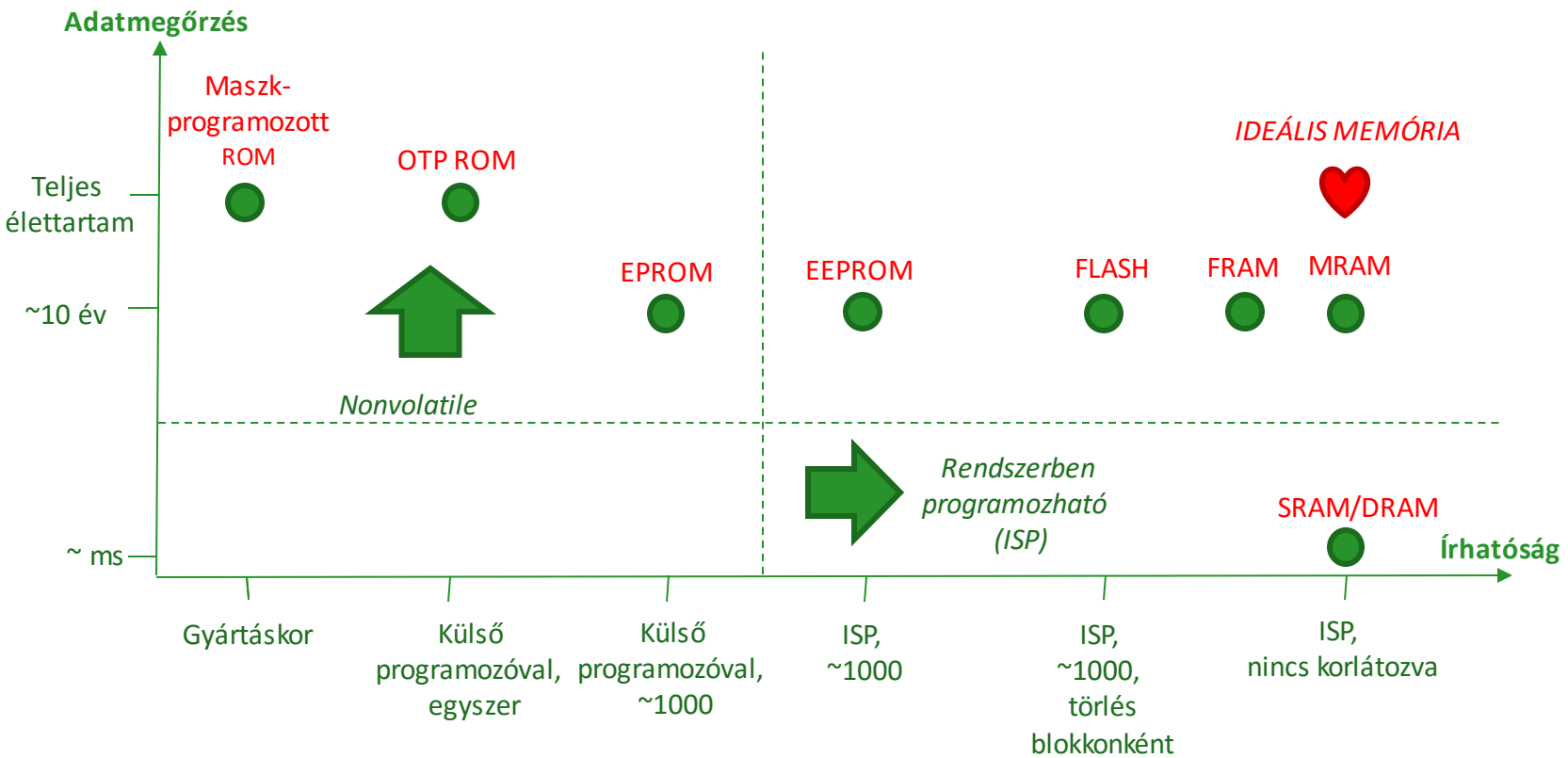


Budapesti Műszaki és Gazdaságtudományi Egyetem  
Elektronikus Eszközök Tanszéke

# IT eszközök technológiája

ROM

# Emlékeztető

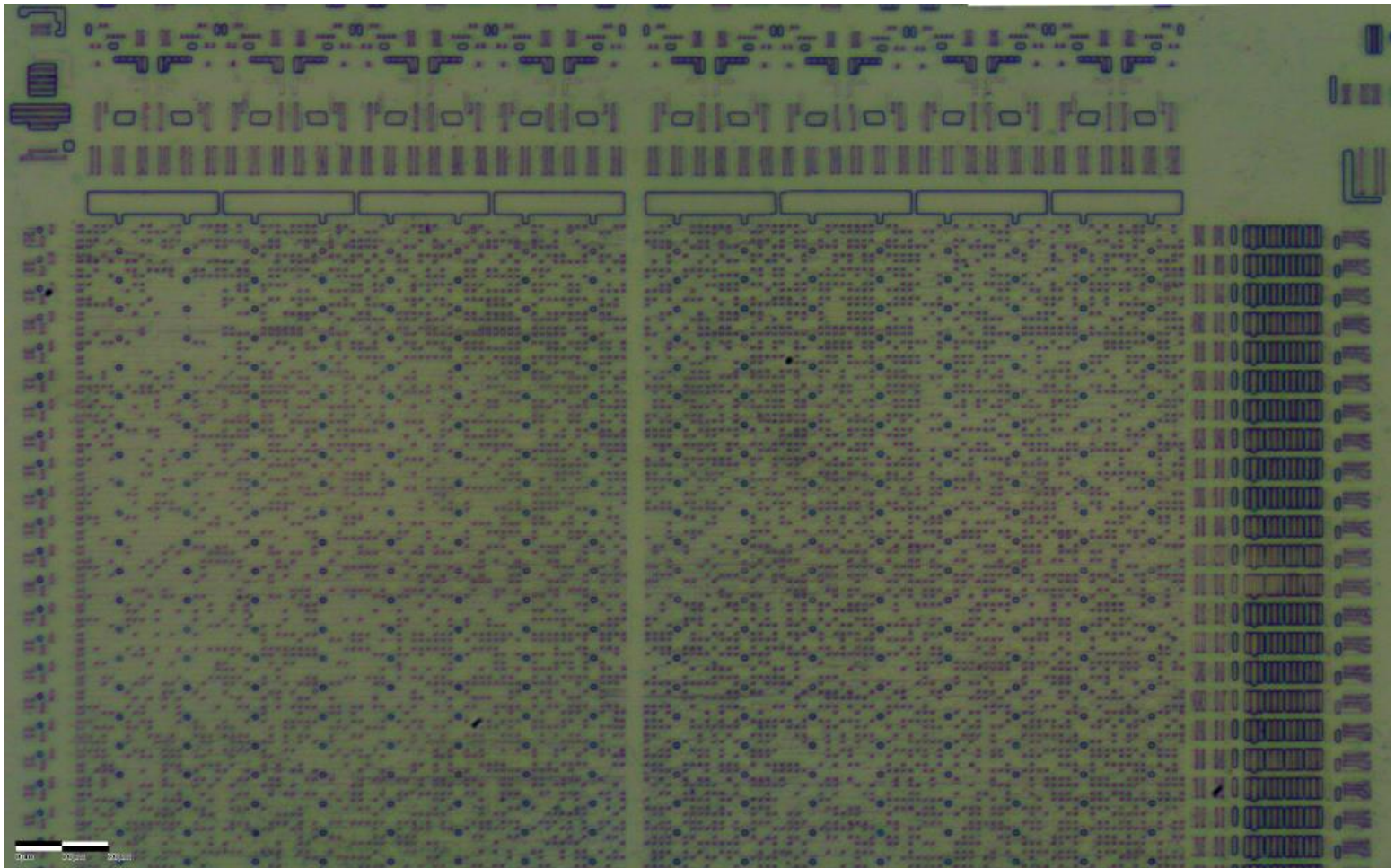


# Maszk programozott ROM (MROM)

- Az információ **gyártáskor** kerül bele.
  - Az információ egy litográfiai lépéskor kerül bele, ehhez maszk szükséges, az elnevezés tehát innen származik.
  - Nagyon nagy sorozatú gyártásnál éri meg, mert a maszk elkészítése drága, viszont egy bit kis területet foglal, így egy bitre vetített ár kedvezőbb.
  - SoC-ben, mikroprocesszorokban a mikrokód, ill. a look-up táblázatok készülnek maszk programozott ROM segítségével.
  - Gyakran előfordul, hogy pl. mikrokontrollerek esetében a bootloader, a C runtime és a periféria könyvtár maszk programozott ROM-ban van, így kevesebb user flash memória szükséges.
  - Nagy sorozatban a gyártók megadott firmware-rel is hajlandóak legyártani a mikrokontrollereket.

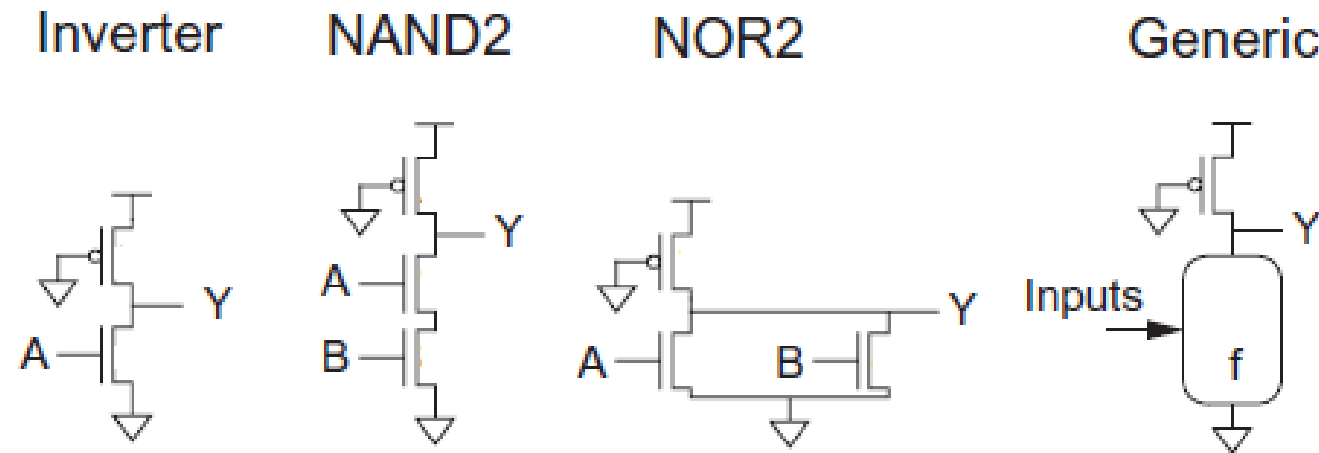


## Maszk programozott ROM – néha még a hamisítónak is megéri!



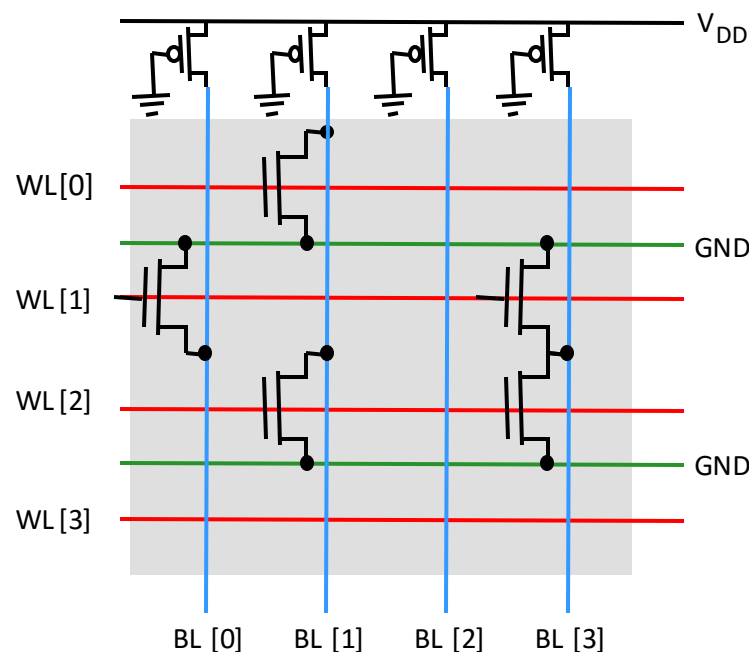
Forrás és történet: <http://zeptobars.ru/en/read/FTDI-FT232RL-real-vs-fake-supereal>, avagy miért nem működött az olcsó USB-RS232 átalakító...

# Pszeudo NMOS kapu



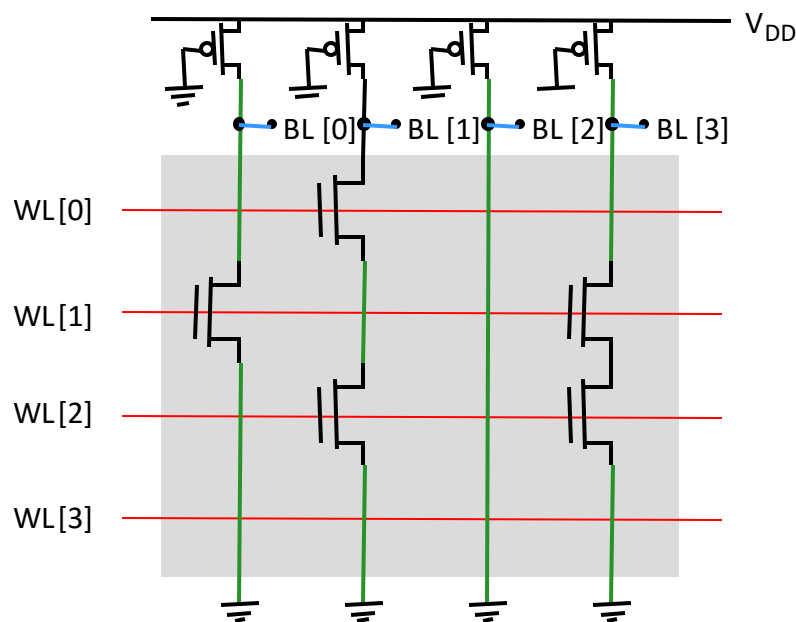
- A pMOS tranzisztort nem vezéreljük, hanem mindig nyitott.
  - Egy ellenállással modellezhető ilyenkor.
    - inverter esetén, ha  $A=0$ ,  $Y=1$ , hiszen az nMOS zárt. Ha  $A=1$ , akkor áram folyik, a kimenet feszültsége:  $V_Y = \frac{R_{NMOS}}{R_{NMOS} + R_{PMOS}}$
    - Tehát az alacsony szint nem 0V, hanem csak ahhoz közelálló,  $\sim 100\text{mV}$  feszültség
    - Statikus fogyasztása van, ha a kimenet 0.
    - Cserébe egyszerűbb:  $2n$  helyett  $n+1$  tranzisztor

# Maszk programozott NOR ROM



- Az elemi cella egy nMOS tranzisztor.
  - Az információt az tárolja, hogy egy adott helyen lévő tranzisztor elektromos szempontból jelen van-e vagy sem.
  - Az aktivált tranzisztor a bitvonalat a földre köti.
  - Egy adott bitvonalra nézve ez egy sokbemenetű pseudo nMOS NOR kapu.
  - A bemenetek közül egyszerre csak egy lehet aktív – ha a tranzisztor vezet 0, egyébként pedig 1 a programozott érték.

# NAND ROM

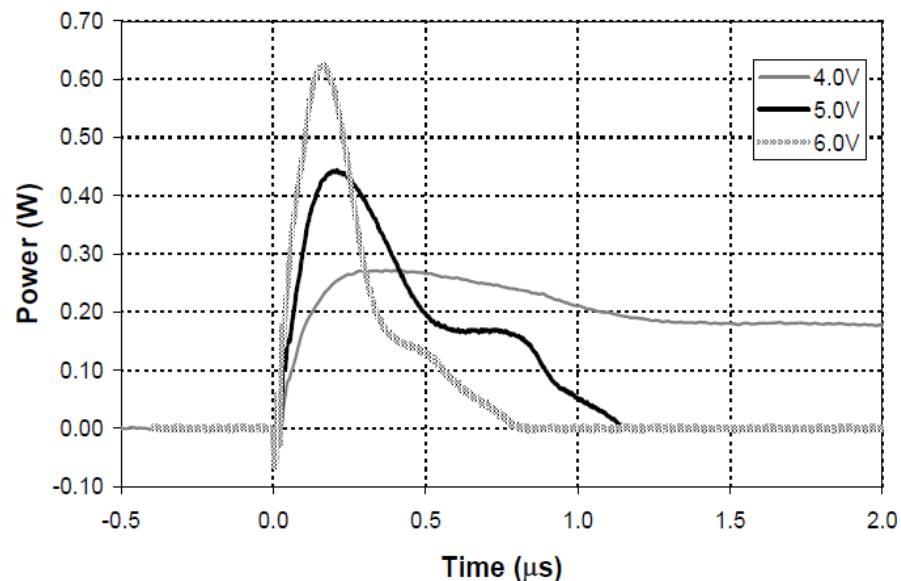
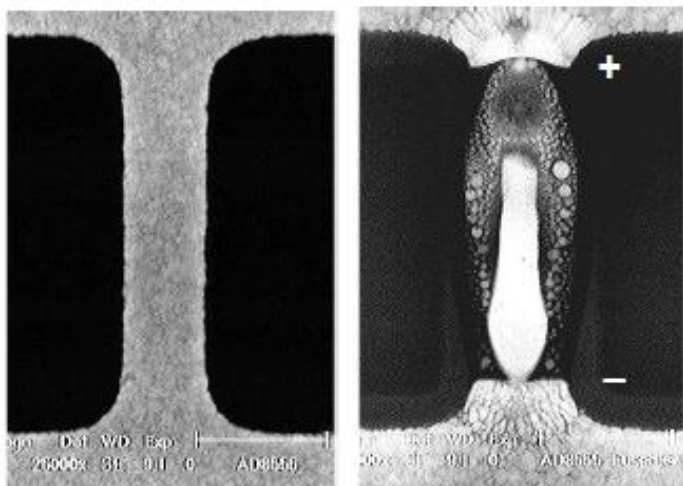


- A tranzisztorokat most sorba kapcsoljuk, így egy pseudo nMOS NAND kaput kapunk.
  - Az információt az fogja tárolni, hogy egy adott helyen a tranzisztort rövidrezártuk-e fémezéssel, vagy sem.
- Kiolvasáskor minden szóvonalat aktíválunk, kivéve a kérdéses sort. Ha az adott helyen nincs tranzisztor, a kimenet 0, mert a NAND kapu összes további tranzisztora vagy vezet, vagy rövidrezárt. Ha van tranzisztor, a kimenet 1.

# Egyszer programozható ROM

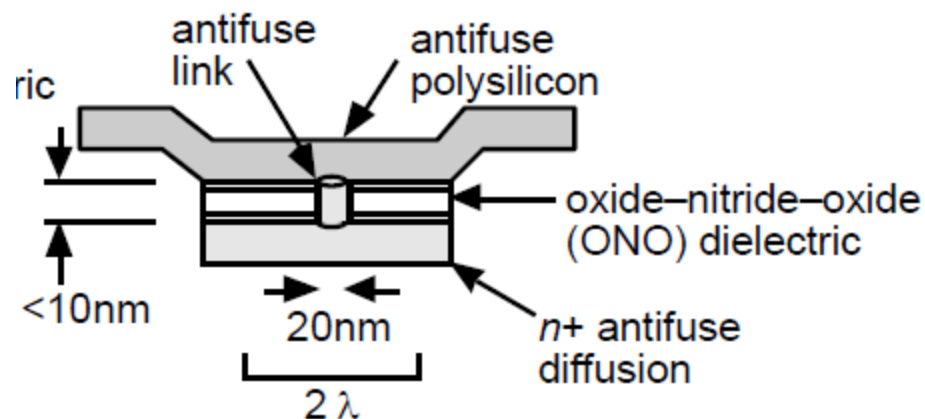
- Firmware
- On-chip konfiguráció kialakítása, akár működés közben is
  - Kalibrálási konstansok
  - Titkosítási kulcsok
  - Chip azonosító
  - Pl. nem működő részek megjelölése, összeköttetések kialakítása
- Egyéb, pl. jogszabályban előírt, később nem módosítható adatok tárolása
- Az információtároló elem a fuse vagy antifuse.
  - Fuse: rövidzár, kiégetés (nagyobb energiájú impulzus) után nem vezet.
    - Keskenyített nagyobb ellenállású réteg pl. poliszilícium
  - Antifuse: kiégetés után vezet, égetés nélkül szakadás. Minél kisebb az ellenállása, annál kevesebb lesz a késleltetés.

## Fuse



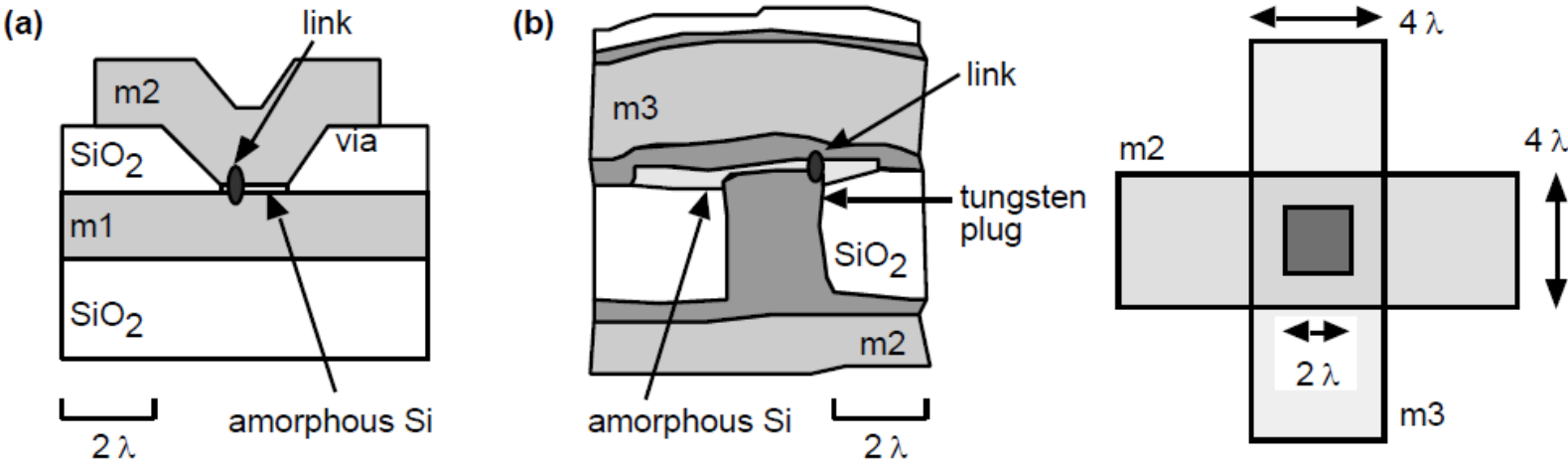
- Poliszilícium vagy szilicid pl. NiSi (nikkel-szilícium ötvözet)
- A keskeny rész ellenállása a legnagyobb.
  - Helyi melegedés jön létre.
  - Ahol a folyamat megindul, ott a visszacsatolás pozitív, hiszen a melegedés miatt az ellenállás is nagyobb.
  - Nagyobb teljesítmény esetén az anyag elpárolog, a kiégetés gyorsabb
  - Nagy területet foglal a felszínen.

# PLICE



- PLICE – programmable low impedance circuit element
  - Vékony  $\text{Si}_3\text{N}_4$  –  $\text{SiO}_2$  szigetelő.
  - A szigetelő átüt, majd megolvad.
  - Néhány 100 Ohm-os ellenállásként viselkedik kiégetés után
  - Felszínre merőlegesen helyezkedik el.

# Fém – fém antifuse



- A két fémréteg között az amorf szilícium szigetelőként viselkedik.
- Nagyobb térerősség hatására átüt, majd újrakristályosodik, azaz vezetővé válik.
- Kb. 80 Ω egy kontaktus.





Budapesti Műszaki és Gazdaságtudományi Egyetem  
Elektronikus Eszközök Tanszéke

# Elektromosan programozható memóriák

## A tárolás fizikai elve

- Az információt egy MOS tranzisztor **küszöbfeszültsége** tárolja.
  - A küszöbfeszültség változtatható (ez a programozás)
  - kiolvasáskor:
    - A tranzisztor vezet/nem vezet (SLC – single level cell)
    - Adott feszültségek mellett jól megkülönböztethető áramok folynak (MLC – multi level cell 4db, TLC - triple level cell 8db)
- A küszöbfeszültség: az a gate-source közé kapcsolt feszültség, amikor a vezetőképes inverziós csatorna létrejön
- A küszöbfeszültség függ a szigetelőben lévő töltésektől
  - Pl. n csatorna esetén a negatív töltés gátolja a csatorna kialakulását, azaz a küszöbfeszültség megnövekszik
  - a pozitív töltés viszont elősegíti. Szélsőséges esetben  $V_{GS}=0$  esetén is vezethet a tranzisztor.

## A tárolás fizikai elve

- Tehát ha ki lehet alakítani töltés tárolására alkalmas konstrukciót, akkor a küszöbfeszültséget tetszőleges irányba változtathatjuk
  - Azaz **programozhatóvá** tesszük a MOS tranzisztort!
  - Többfajta konstrukció:
    - Lebegő (sehova nem kötött poli-Si) gate, az ún. floating gate
    - Többrétegű szigetelő anyagok határfelülete, amely töltéscsapdákat tartalmaz

## A programozás/törlés fizikai elve

- Elektronokat kell mozgatni a töltés-tároló eszközre, amelyet általában egy vékony szigetelő választ el.
  - Két fizikai jelenség
    - Lavina letörés: nagymennyiségű, nagyenergiájú, ún. forró elektron jelenik meg, amelyek energiája elég ahhoz, hogy keresztülhaladjon a szigetelőn
    - Alagút (tunnel) jelenség: megfelelő térerősség hatására egy keskeny szigetelőn biz. valószínűséggel keresztülhalad az elektron.

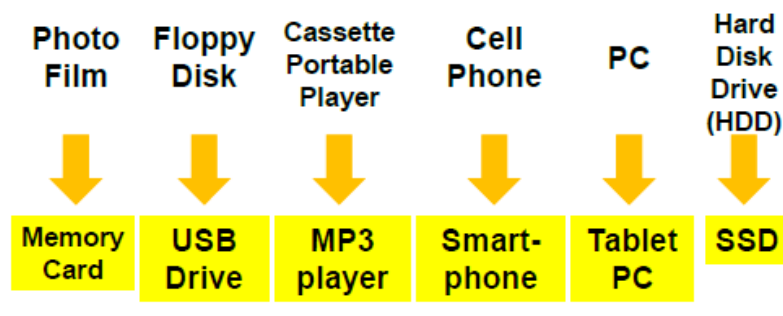
## (E)EEPROM

### ■ Régi technológiák

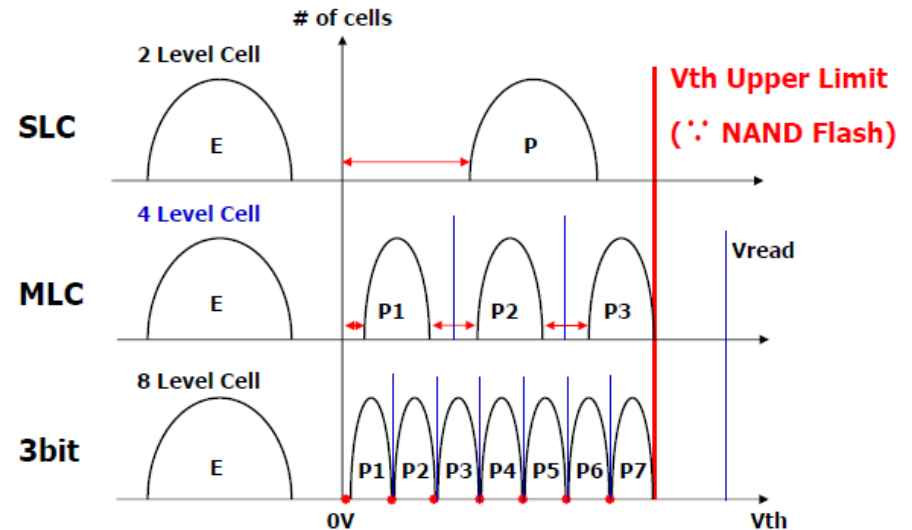
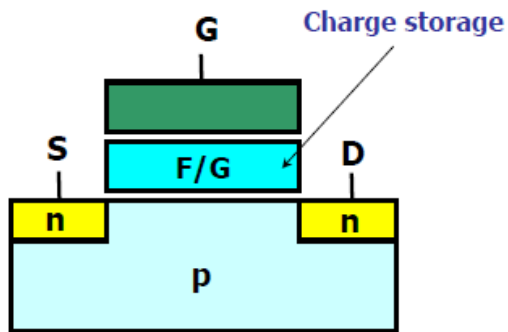
- EPROM: programozás lavinaletöréssel, törlés UV fény segítségével
- EEPROM: programozás-törlés alagútjelenséggel.

### ■ FLASH EEPROM

- Programozás: lavinaletöréssel vagy alagútjelenség segítségével, törlés alagút
- A legsikeresebb memóriatípus...
- 1992 – 700nm, 16Mbit
- Évtizedes-évszázados technológiákat váltott le.



## FLASH EEPROM



A lebegő gate-et vékony oxid választja el a szubsztráttól.

- A küszöbfeszültség megváltozása a lebegő gate-n az elektronok számának megváltoztatását jelenti.
- SLC – single level cell – azaz két, jól megkülönböztethető állapotot hozunk létre
- MLC – multi level cell - több  $V_T$  így a tranzisztor több bitet tárol
  - Marketing elnevezések: MLC 2bit/tranzisztor TLC 3bit/tranzisztor

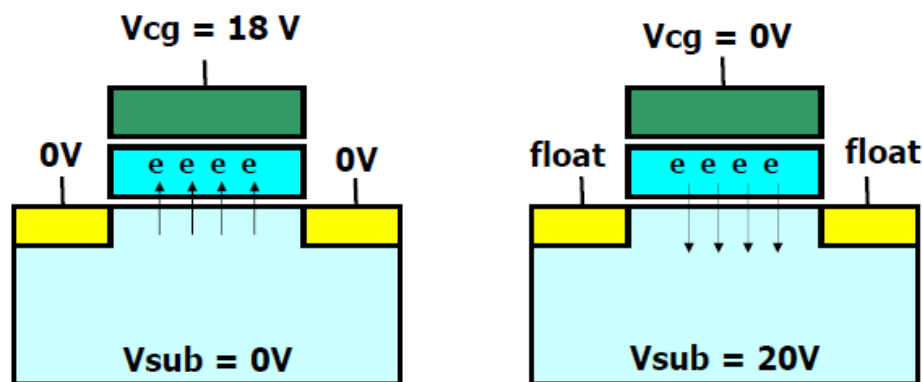
	NAND	NOR
Cella mátrix	<p>Word line</p> <p>Unit Cell</p> <p>Source line</p> <p><math>5F^2</math></p> <p><math>2F</math></p> <p><math>2.5F</math></p>	<p>Word line</p> <p>Unit Cell</p> <p>Source line</p> <p>Bit line</p> <p>Contact</p> <p><math>10F^2</math></p> <p><math>2F</math></p> <p><math>5F</math></p>
Kereszt - metszet		
Tulajdon - ságok	<p>Kis cellaméret, nagy sűrűség</p> <p>Kis teljesítménnyel programozható</p> <p><b>Háttértárolás!</b></p>	<p>Nagy teljesítménnyel kell programozni, a programozás és a törlés lassú. A véletlen elérés viszont gyors. <b>Program memória!</b></p>

## ■ NOR FLASH

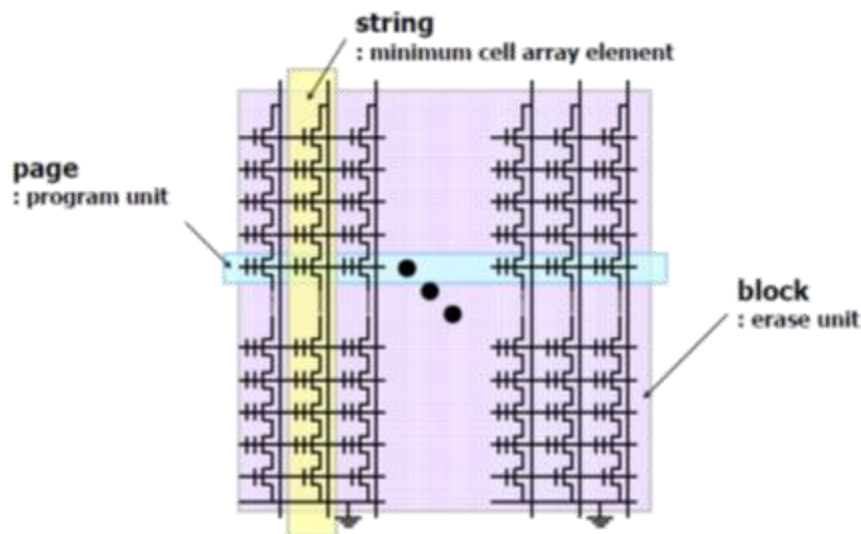
- Programozás: lavinaletöréssel
- Törlés: tunnelezéssel.
- Felépítése megegyezik a NOR ROM/EPROM felépítéssel

## ■ NAND FLASH

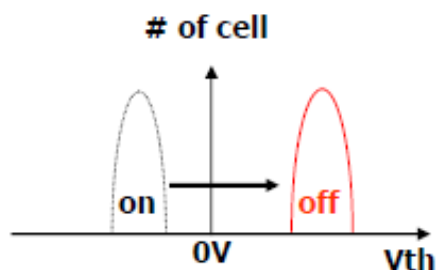
- Programozás és törlés egyaránt tunnelezéssel.



# Terminológia



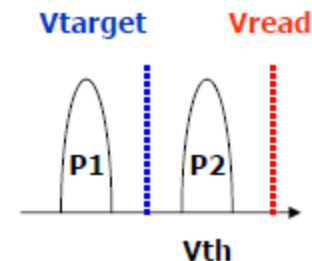
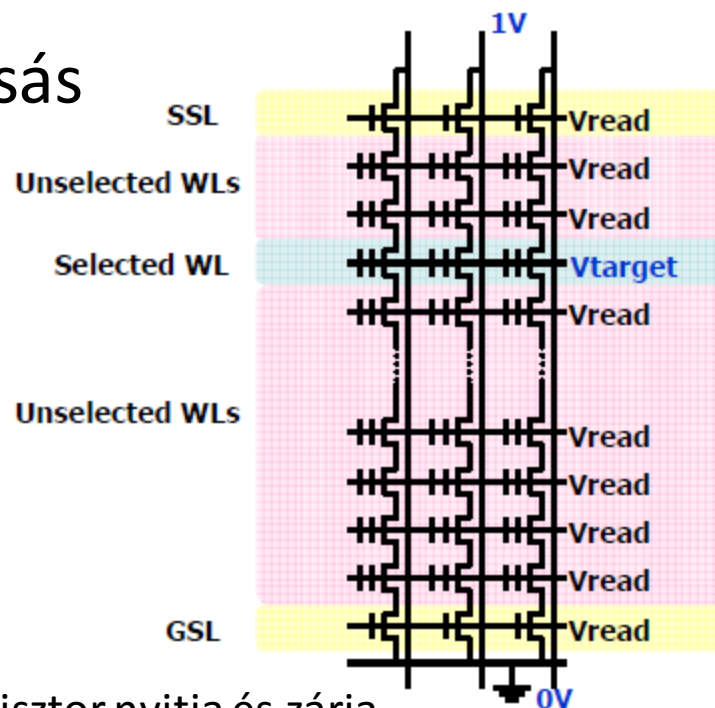
- Page
  - ~256..512 byte, ekkora egységekben történik a programozás
- String
  - A tároló tranzisztorok és a két access tranzisztor
- Block
  - a törlés egysége 64..128 page



- Kétállapotú cellát vizsgálunk, a két állapot pedig
  - **ON**: a tranzisztor küszöbfeszültsége negatív, mindig vezet
  - **OFF**: a tranzisztor küszöbfeszültsége pozitív. Az olvasáshoz használt feszültségen nem vezet.

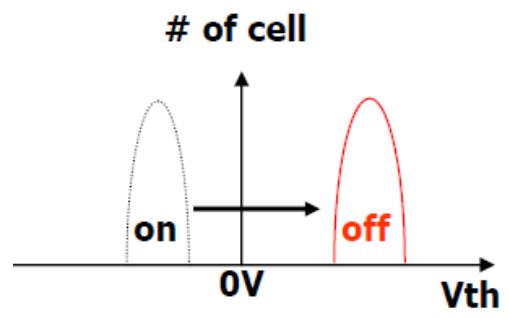
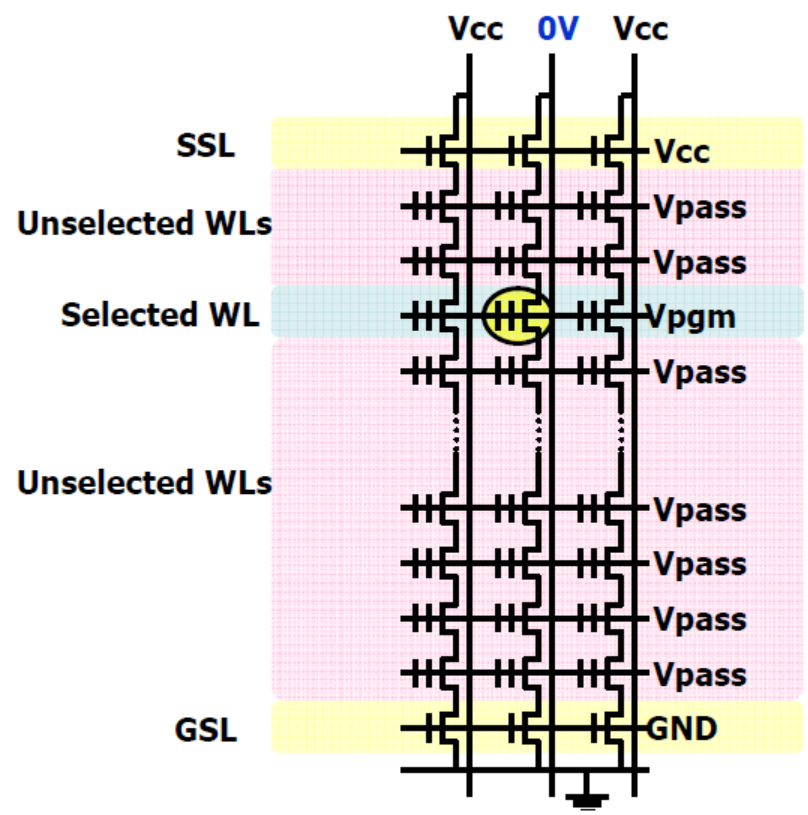


# NAND Flash olvasás



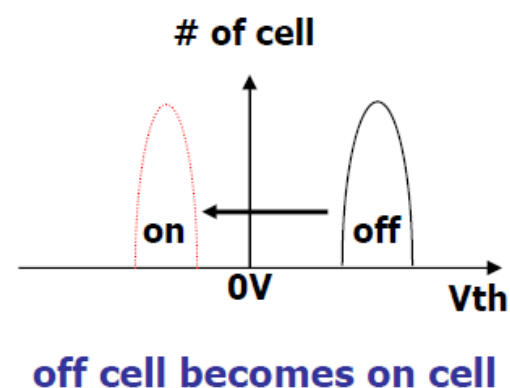
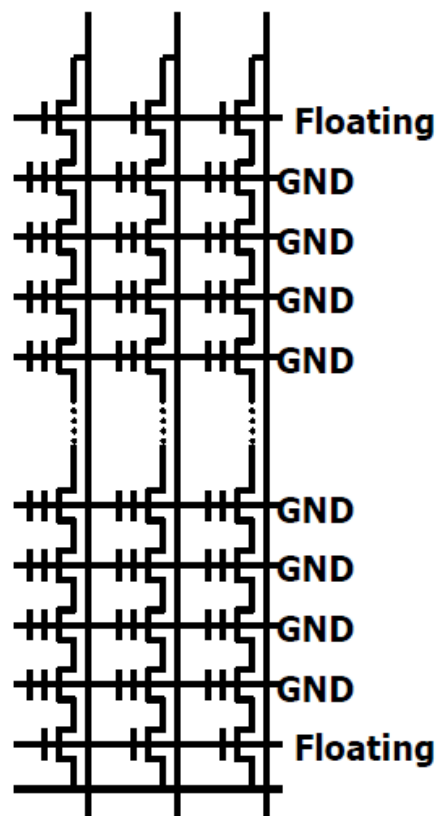
- A sor egy aktiváló tranzisztor nyitja és zárja.
- A kiolvasás, programozás jóval bonyolultabb
  - Pl. SLC esetén az olvasás:
    - A source vonalat földeljük.
    - az aktivált cellán kívül az összes szóvonalat magas feszültségre kapcsolják (**olvasó feszültség**, ezek a tranzisztorok tehát mindenképpen vezetnek), az aktivált cellára a „0” értéknél kicsit nagyobb gate feszültséget kapcsolnak.
    - Ha a tranzisztor vezet, akkor az egész sor vezet, tehát a benne tárolt érték logikai 1, egyébként pedig 0.
    - MLC esetén különböző feszültszintekkel kell ugyanezt végigpróbálni.

# NAND FLASH, programozás



- A kiválasztott sor programozási feszültséget kap, ami kb. 2x az olvasási feszültségnek, kb. 20V
- Az elektronok a lebegő gate-re tunneleznek, így a küszöbfeszültség megnövekszik.

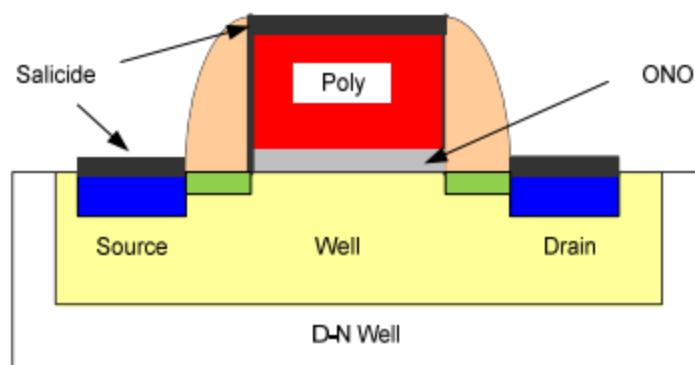
## NAND FLASH, törlés



- A blokk szubsztrátját a törlő feszültségre kapcsolják. Az elektronok a lebegő gate-ről a szubsztrát irányába tunneleznek. A lebegő gate töltése pozitívvá válik, a tranzisztor küszöbfeszültsége negatív lesz.

## Modern FLASH – SONOS tranzisztor

- Lebegő gate helyett töltéscsapdás tárolás.
- A  $\text{SiO}_2 - \text{Si}_3\text{N}_4$  határfelületen található töltéscsapdák töltése változtatható
  - Alacsonyabb feszültség (5-8V a 12-20V helyett)
  - Megbízhatóbb, több programozás/törlés ciklust visel el mint a lebegő gate.





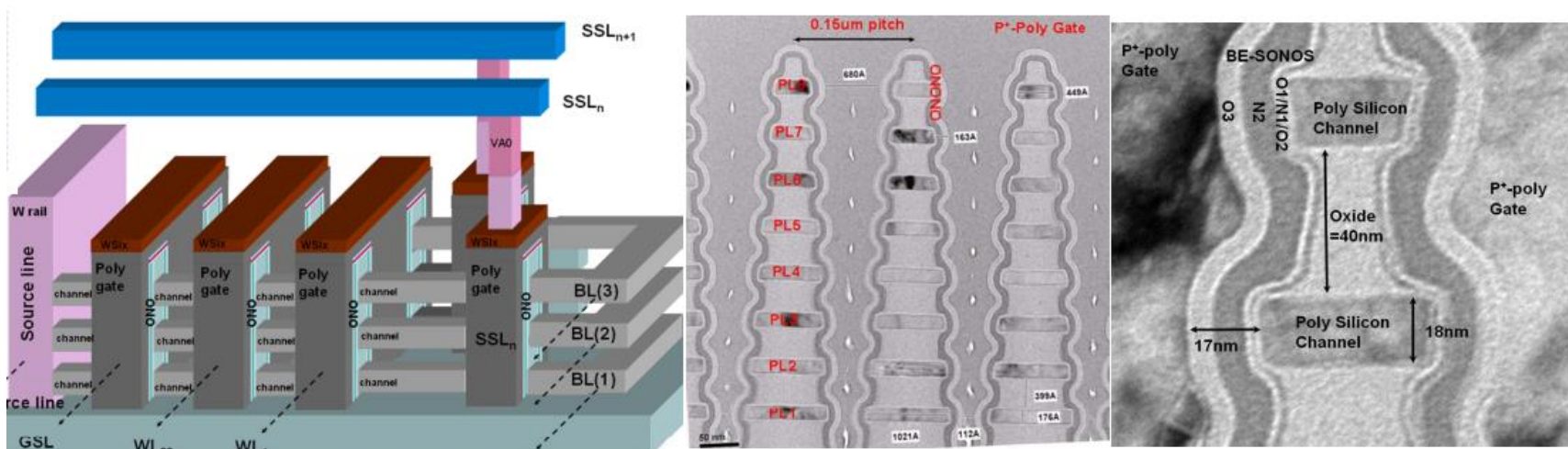
# Új elrendezések

VNAND

Ferroelektromos RAM (FRAM)

Magnetorezisztív RAM (MRAM)

# VNAND – vertikális NAND

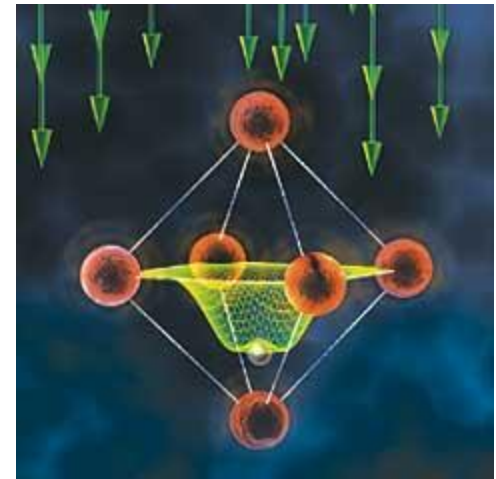
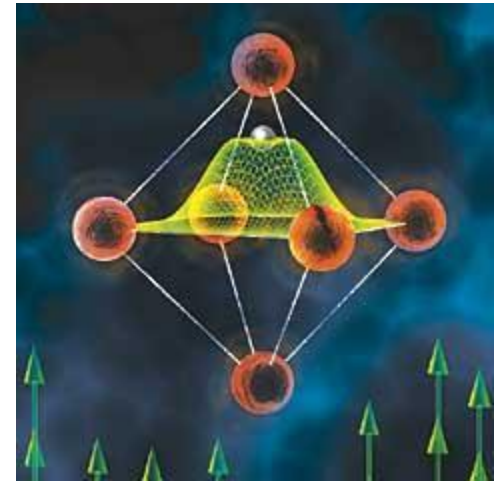


- A tranzisztor nem hagyományos MOS tranzisztor, hanem vékonyréteg (TFT) tranzisztor: a csatorna anyaga poliSi.
- A töltéstároló réteg ONO struktúra.
- 24-32 réteg építhető jelenleg.

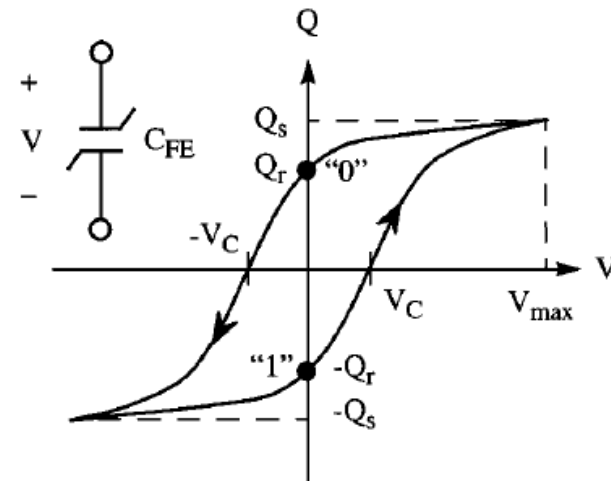
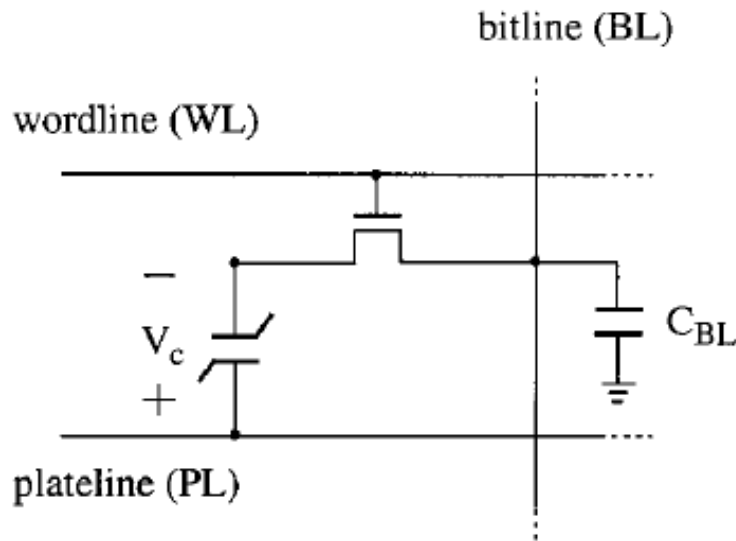
# Ferroelektromos RAM

## ■ Ferroelekromos anyag

- Semmi köze a vashoz 😊, az elnevezés a ferromágnesesség mintájára született.
- A polarizáció (atomok, molekulák a térerősség irányába fordulnak) egyes kristályokban megmarad a térerősség megszűntetése után is.
  - PZT, azaz ólom-zirkónium-titanát ( $\text{Pb}[\text{Zr}_x\text{Ti}_{1-x}]\text{O}_3$ )
  - Két egyensúlyi állapot van, az oxigén atom középen el tud mozdulni.
- A polarizáció irányváltása töltésmozgással (árammal jár)
- Az ötlet 1952-ből származik...
- És hasonlít az ősi mágnesgyűrűs memóriára



# FERAM elemi cella



- Nagyon hasonlít a DRAM elemi cellára, a tároló kapacitás dielektrikuma PZT.
- Ez tehát egy memóriával rendelkező kapacitás.



# Magnetorezisztív RAM

- A tároló elem egy speciális rétegszerkezet, két ferromágneses anyag között egy vékony szigetelő réteg, amin kvantummechanikai hatással az elektronok át tudnak menni.
- A szerkezet ellenállása függ attól, hogy a két ferromágneses rétegben a mágnesesség iránya megegyezik-e, vagy ellentétes.

