

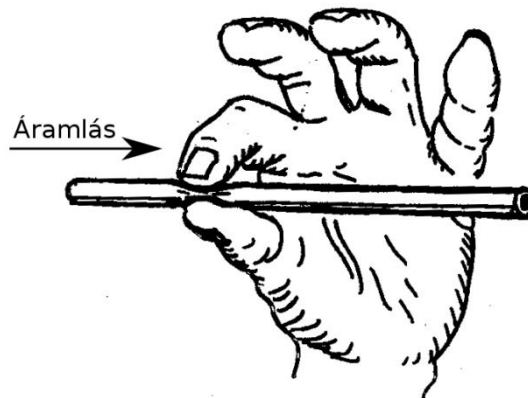
# IT eszközök 1. gyakorlat

---

## Pár szó a térvezérelésű tranzisztorokról

Az itt leírt elméleti összefoglaló nem pótolja az előadáson elhangzottakat, csupán a gyakorlati anyag megértéséhez nyújt segítséget.

A térvezérelt tranzisztor egy olyan speciális kapcsoló eszköz, ahol két elektróda között átfolyó áram nagyságát a két elektródára merőleges elektromos térrel szabályozhatjuk. A két elektródát *source*-nak illetve *drain*-nek, a szabályozó elektródát pedig *gate*-nek nevezzük.



1. ábra: Térvezérelt tranzisztor működésének szemléltetése

Figyeljük meg az ábrát! A szívószálon átáramló folyadék könnyedén szabályozható az ujjaink által kifejtett nyomással. Megfelelő nyomás alkalmazása esetén az áramlást teljes egészében képesek vagyunk elzárni. Vegyük észre, hogy az *áramlás* (térfogat/idő) és a *nyomás* (erő/felület) dimenziói eltérőek! A térvezérelésű tranzisztornál az átáramló folyadék helyébe a *source* és *drain* elektródák között áramló elektromos töltések árama, a nyomás helyébe pedig elektromos térerősség kerül. Utóbbi a *gate* elektróda feszültségétől függ.

Mivel félvezetőkben kétfajta töltéshordozó van jelen és adalékolással a töltéshordozók arányát meg lehet változtatni, így térvezérelt tranzisztorból is két fajta képzelhető el, attól függően, hogy melyik töltéshordozó szállítja az áramot, létezik *n* illetve *p* csatornás térvezérelt tranzisztor.

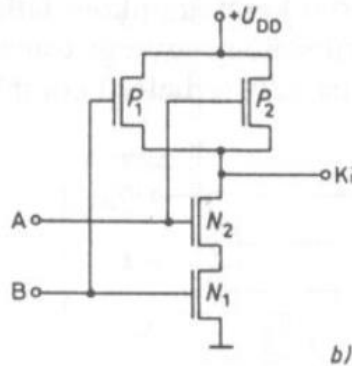
## Digitális áramkörök megvalósítása tervezérlésű tranzisztorokkal

A tervezérlésű tranzisztorok egy sor jellemzője (technológiai, működésbeli) összességében alkalmas teszi digitális áramköri funkciók megvalósítására. E kijelentés mögött azonban nem az áll, hogy más erősítő eszközök (bipoláris tranzisztor, elektroncső) ne lenne alkalmas digitális áramköri funkciók ellátására, de minden jellemzőt egybevetve korunk modern digitális áramköreinek legoptimálisabb építőeleme épp a tervezérelt tranzisztor, annak is az úgynevezett fém – oxid – félvezető (MOS) kivitele. Kapcsolástechnikai szempontból is több lehetőség kínálkozik a digitális áramköri funkcionalitás megvalósítására (ECL, nMOS, CMOS), mi ezek közül az úgynevezett komplementer-MOS, röviden CMOS technikával foglalkozunk. A CMOS működés alapelvét három fontos szabályban rögzíthetjük:

1. Az áramkör digitális működésű. A digitális „magas” vagy „1” és digitális „alacsony” vagy „0” jelszintekhez egy-egy feszültség tartományt rendelünk. Praktikus okokból a számításokhoz e szinteket egy-egy feszültségértékre redukáljuk pl. 5V-os tápfeszültség esetén 0 V jelenti a „0” szintet és 5 V az „1” szintet.
2. Az áramköröket *n csatornás* és *p csatornás* tranzisztorokból építjük fel.
  - a. Csupán a digitális működést szem előtt tartva a tranzisztorok karakterisztikáját végletesen leegyszerűsíthetjük.
  - b. Az *n csatornás* tranzisztor csatornája kinyílik (tehát az ellenállása zérus közelébe csökken, és rajta áram folyhat keresztül), ha a gate elektróda feszültsége a digitális „magas” szintet eléri. Digitális „alacsony” gate feszültség esetén a csatorna lezár (az ellenállása igen nagy lesz, és számottevő áram nem folyik át rajta).
  - c. A *p csatornás* tranzisztor csatornája kinyílik (tehát az ellenállása zérus közelébe csökken, és rajta áram folyhat keresztül), ha a gate elektróda feszültsége a digitális „alacsony” szintet eléri. Digitális „magas” gate feszültség esetén a csatorna lezár (az ellenállása igen nagy lesz, és számottevő áram nem folyik át rajta).
  - d. Látható, hogy a két típusú tranzisztor működését tekintve komplementer kapcsolatban áll.
3. Egy *n* bemenetből álló digitális funkció megvalósításához *n* darab *n csatornás* és *n* darab *p csatornás* tranzisztorra van szükség. Az *n csatornás* tranzisztorokból az úgynevezett *pull-down* hálózat, a *p csatornás* tranzisztorokból *pull-up* hálózat épül fel.
  - a. Az áramkörök minden esetben úgy épülnek fel, hogy az *n csatornás* tranzisztorok source elektródája a földsinhez, a *p csatornás* tranzisztorok source elektródája a tápsínhez csatlakozik.
  - b. A *pull-down* és *pull-up* hálózatot egyetlen csomóponton csatlakozik, és e csomópont az áramkör egyetlen kimenete.
  - c. A *pull-down* és *pull-up* áramkörök azonos vezérlést kapnak a bemenetekről.
  - d. A digitális ÉS kapcsolatot egymással sorba kötött *n csatornás* tranzisztorok valósítják meg a *pull-down* hálózatban, és ennek duális párja, egymással párhuzamosan kapcsolt *p csatornás* tranzisztorok valósítják meg a *pull-up* hálózatban.
  - e. A digitális VAGY kapcsolatot egymással párhuzamosan kötött *n csatornás* tranzisztorok valósítják meg a *pull-down* hálózatban, és ennek duális párja, egymással sorosan kapcsolt *p csatornás* tranzisztorok valósítják meg a *pull-up* hálózatban.

Most vizsgáljuk meg egy konkrét példa, a CMOS NAND kapu működését. A NAND digitális funkciót leíró egyenlet, és az ezt megvalósító áramkör:

$$Y = \overline{AB} = \overline{A} + \overline{B}$$



2. ábra: CMOS NAND kapu függvénye és kapcsolási rajza

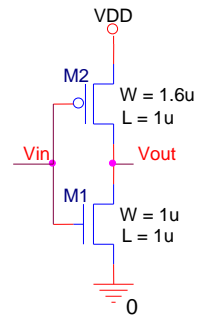
Az áramkör kimenete akkor „0”, ha mindkét bemenete „1”, máskülönben a kimenet „1”. Tegyük fel, hogy mindkét bemenet „1”! Az 1. pontunk alapján a tranzisztorok gate feszültsége 5 V. A 2. pont alapján az N1 és N2 tranzisztorok csatornái kinyitnak, míg P1 és P2 tranzisztorok csatornái lezárnak. A kérdés, ez esetben mekkora feszültség alakul ki a „Ki” kimeneten? Gondoljuk meg: N1 és N2 tranzisztorok csatorna ellenállása elhanyagolhatóan kicsi a P1 és P2 tranzisztorok csatorna ellenállásához képest. Vegyük elő a jól ismert Ohm törvényt: adott áram esetén ott esik nagyobb feszültség, ahol az ellenállás nagyobb. Tehát: a P tranzisztorokon jóval nagyobb feszültség esik, mint az N tranzisztorokon. Mivel a két feszültség összegének ki kell adnia a tápfeszültség  $U_{dd}$  értékét, a „Ki” csomópont feszültsége a föld potenciál közelébe kell essen (tehát „0”), mivel az összes többi feszültség a P tranzisztorokon esik.

Vegyük most azt az esetet, amikor például az A bemenet „0”, de B bemenet „1”. A 2. pont alapján N1 nyit, N2 zár, P1 zár, P2 nyit. Mekkora hát a „Ki” csomópont feszültsége? N2 tranzisztor csatornaellenállása most nagy, tehát rajta számottevő feszültség esik. Mivel P1 tranzisztor zár, rajta áram nem folyik, így P2 tranzisztor ellenállásával kell számolnunk. Mivel utóbbi kis értékű, a rajta eső feszültség is elhanyagolhatóan kicsi, azaz  $U_{dd}$  feszültség nagy része most N2 tranzisztoron esik, így a „Ki” csomópont értéke a táp közelébe kerül, digitális „1” értékű. Gondoljuk végig, hogy ugyanerre az eredményre jutnánk ha a B bemenet lenne „0”, vagy mindkét bemenet „0” lenne.

Azt is figyeljük meg, hogy a NAND kapunál a pull-down hálózat és a pull-up hálózat valóban egymás duálisa, tehát a 3. pont is teljesül.

## 1. Feladat

Határozza meg az ábrán látható CMOS inverter jelszintjeit, transzfer karakterisztikáját (azaz a kimenet feszültségét a bemeneti feszültség függvényében) és komparálási feszültségét (ami felett logikai 1, ami alatt pedig logikai 0-nak tekintendő a feszültség, a transzfer karakterisztika és a 45°-os egyenes metszéspontja) szimulátor segítségével. A tápfeszültséget a gyakorlatvezető határozza meg.



3. ábra: CMOS inverter

## 2. Feladat

Mérjük meg az inverter késleltetését szimulátor segítségével! A bemeneti gerjesztő négyszögjel fel és lefutási ideje legyen 10ps. Változtassa meg a tápfeszültséget és a terhelő kapacitás értékeit, figyelje meg mi történik a késleltetéssel! (a tápfeszültség növelésével a késleltetés csökken, a terhelő kapacitás növelésével pedig növekedni fog – ha nem ez történik, valamit rosszul csinált ☹)

## 3. Feladat

(ha marad rá idő)

Vizsgálja meg az  $Y = \overline{C(A + B)}$  kapu felépítését és működését áramkör-szimulátor segítségével. Állítsa elő az összes bemeneti kombinációt és ellenőrizze a kapu működését!

## Segédlet a szimulációs feladatok megoldásához

Ezen a gyakorlaton a *Mentor Graphics* cég *Hyperlynx* analóg áramköri szimulátorát fogjuk használni. Elindítása az asztról, vagy a Start menüből, *Mentor Graphics SDD/Simulation/Hyperlynx Analog Simulator*. Ez az áramköri szimulátor egy nagyvállalati professzionális nyomtatott huzalozású lemezek tervezésére szolgáló programcsomag része (*Expedition Enterprise*), a gyakorlaton azonban csak a sémaeditor (*DxDesigner*) és az áramköri szimulációs (*Hyperlynx Analog*) részét használjuk.



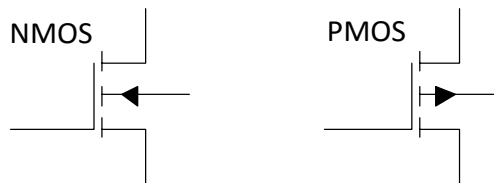
4. ábra: A programrendszer ikonja

**A programcsomag elindítható más módon is, ekkor azonban a szükséges modellkönyvtárakat kézzel kell beállítani – ez meglehetősen munkaigényes feladat, ezért a javasolt módon indítsuk, akkor nagyrészt jó lesz.** (Vannak hiányosságok sajnos a hozzáadott modellkönyvtárban.)

Elindítás után egy szokásos fejlesztőrendszer környezet fogad minket, baloldali *Project Navigator*-ral, dokkolható eszköztárakkal stb. Ha Windows tűzfal figyelmeztetést kapunk, nyugodtan engedélyezhetünk kivételt. A program néha lassan indul, a licenc szerverre és a JAVA VM elindulására várakozik, várjunk mi is türelemmel.

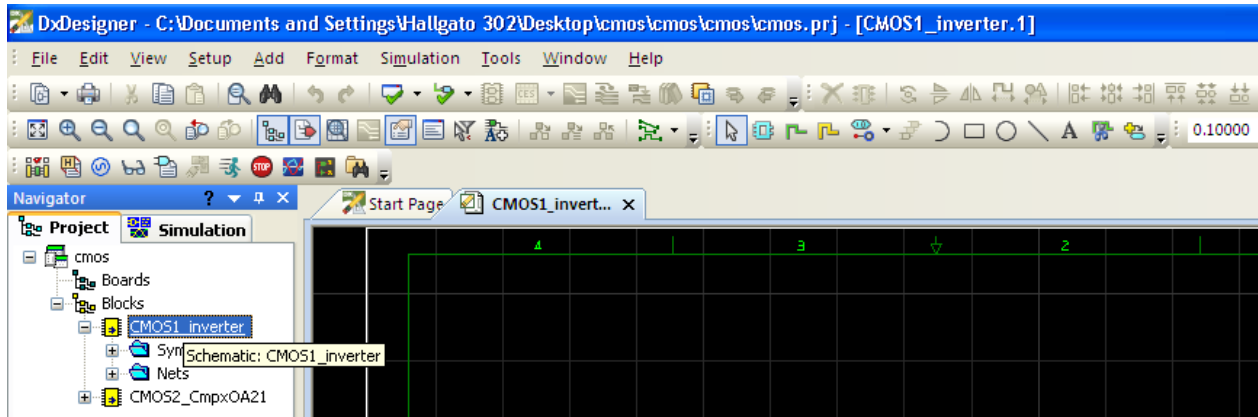
A tárgy honlapján megtalálja a kapcsolási rajzokat tartalmazó projectet, töltsse le és tömörítse ki tetszőleges mappába. (A project létrehozása, a modellek beállítása meglehetősen sok időbe kerülne, ezt elvégeztük.)

A MOS tranzisztorok jelölése némileg más, ennek pontos okait nem részletezzük. A 4. kivezetés neve szubsztrát, és CMOS áramkörökben a NMOS tranzisztor szubsztrátját a földre, a PMOS tranzisztorét pedig a tápra kell kötni.



5. ábra: a négy kivezetésű MOS tranzisztor szimbólumok

Válasszuk ki a szimulálni kívánt kapcsolási rajzot! (Válasszuk ki a blokkok közül)



6. ábra: A DX designer felülete

A következő lépés a *netlist* elkészítése. A harmadik sorban lévő eszköztáron lévő gomb vagy a *Simulation/Netlist* menüből készítsük el a hálózatlistát. A feljövő dialógus ablak alapbeállításai jók, csak OK-t kell nyomni. A hálózatlista egy szöveges file, amely egy nagyon egyszerű formátumban tartalmazza a hálózatot alkotó alkatrészek nevét, a hozzá tartozó modell nevét és az összeköttetési információkat. Minden csomópontot elnevez a program, hagyományosan a 0. csomópont a föld és rögzíti, hogy az adott alkatrész milyen csomópontok között található. Egy példa hálózatlistát mutat az 7. ábra.

```

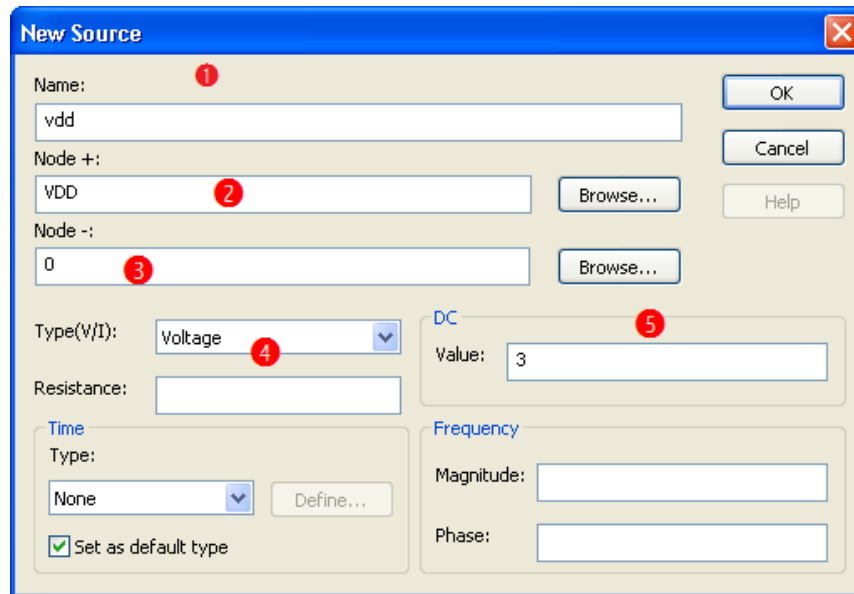
1
* Project CMOS1_inverter
* Mentor Graphics Wirelist Created with Version 6.4.002
* File created Wed Sep 07 09:25:02 2016
* Inifile      :
* ConfigFile:  D:\MentorGraphics\7.9.4EE\SDD_HOME\standard\wspice.cfg
* Options     :  __ -spi -h -$ -kD:\MentorGraphics\7.9.4EE\SDD_HOME\standard\wspice.cfg cn
* Levels      :
*
M1I1 OUT IN 0 0 N_1u W=1u L=1u
M1I10 OUT IN VDD VDD P_1u W=1.6u L=1u
C1I41 OUT 0 100.000000F
* Dictionary 1
* GND=0
.include "...sym\N_1u.mod"
.include "...sym\P_1u.mod"

*Globals
.global 0
.global VDD

```

7. ábra: a hálózatlista

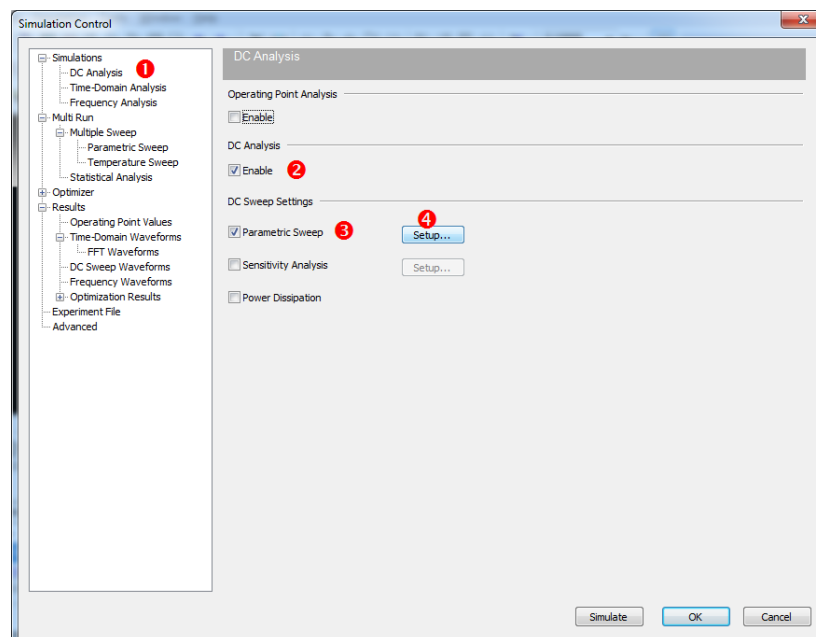
Ha a hálózatlistánk elkészült (ha hiba történt az "Output" ablakban lesz erről szöveges tájékoztatás, Warning-al ne foglalkozunk...), a gerjesztések megadása következik. Kattintsunk az eszköztáron a *Sources* gombra vagy *Simulation/Sources* menüből hívjuk elő a gerjesztések beállító ablakát és adjunk hozzá egy új gerjesztést.



8. ábra: gerjesztések hozzáadása

Adjunk egy tetszőleges nevet (1), majd válasszuk ki a pozitív (2), illetve a negatív kapcsolódási pontot (3) és állítsuk be a típusát (4 – „Voltage”) feszültségforrásra, és az egyenfeszültségű forrás feszültségét. (5 – „DC Value”). Ide azt a feszültséget írjuk be, amit a laborvezető megadott. **A kapcsolódási pont kiválasztására mindig a BROWSE gombot használjunk, ne írjunk be kézzel semmit, mert nincs szintaktikai ellenőrzés, emiatt egy elírt csomópont név nehezen felderíthető hibákhoz vezethet később!**

A bemenetre pedig egy 0V DC értékű feszültségforrást. A transzfer karakterisztika megjelenítéséhez sorozatos egyenáramú analízist kell végeznünk, különböző bemeneti feszültségek mellett.

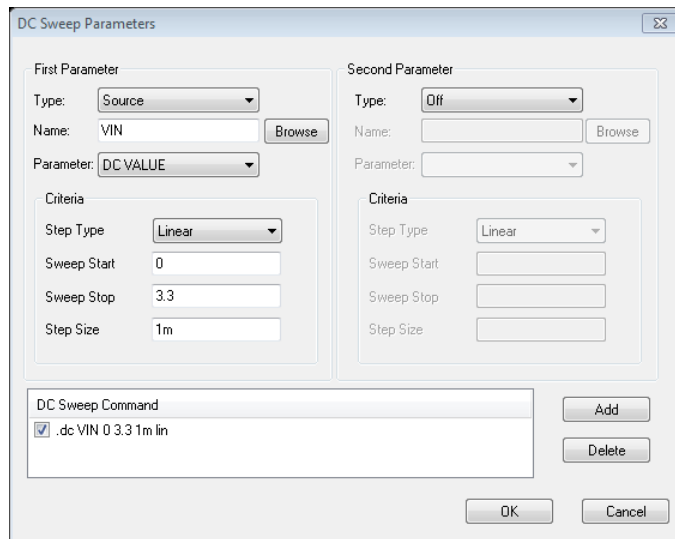


9. ábra: a szimuláció beállítása

Indítsuk el a szimulációt az eszköztár „Simulate” nyomógombjával! A megjelenő „Simulation Control” párbeszédablak baloldalán válasszuk ki a DC analízist (1), engedélyezzük (2), kapcsoljuk be a „Parametric Sweep”-et (3) majd állítsuk be (4)!

Az ún. sweep sorozatos egyenáramú megoldásokat keres, miközben egy, vagy több paramétert a megadott értékek között változtat. Mi a bemeneti feszültségforrás feszültségét szeretnénk változtatni pl. 0V és a tápfeszültség között, 1mV-os lépésekben, ennek megfelelő beállítást mutat a 10. ábra.

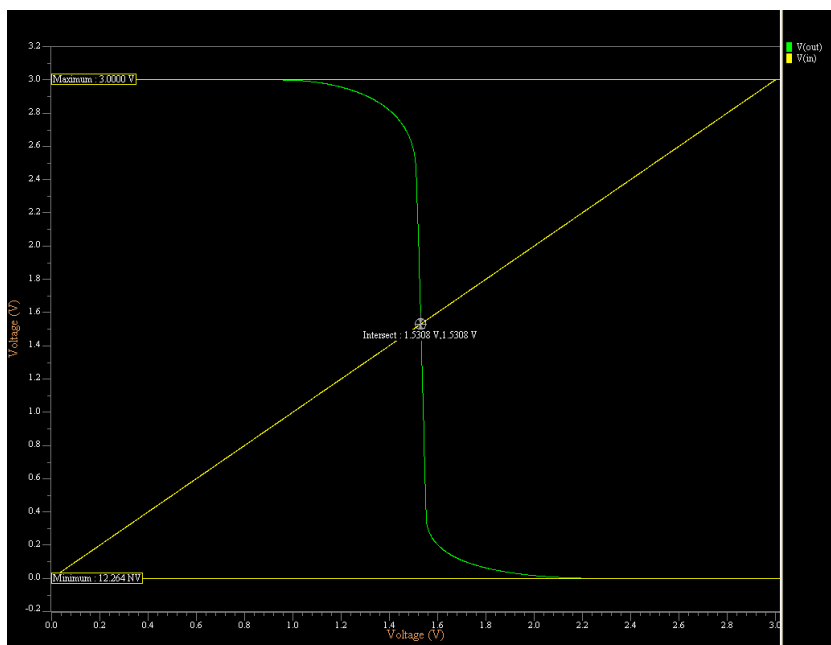
Az „Add” gombra mindenféleképpen rá kell kattintani, az OK gomb megnyomása hatástalan...



10. ábra: a DC sweep beállítása

Ha a be és kimeneti feszültséget egy ábrában ábrázoljuk, akkor a komparálási feszültség leolvasható.

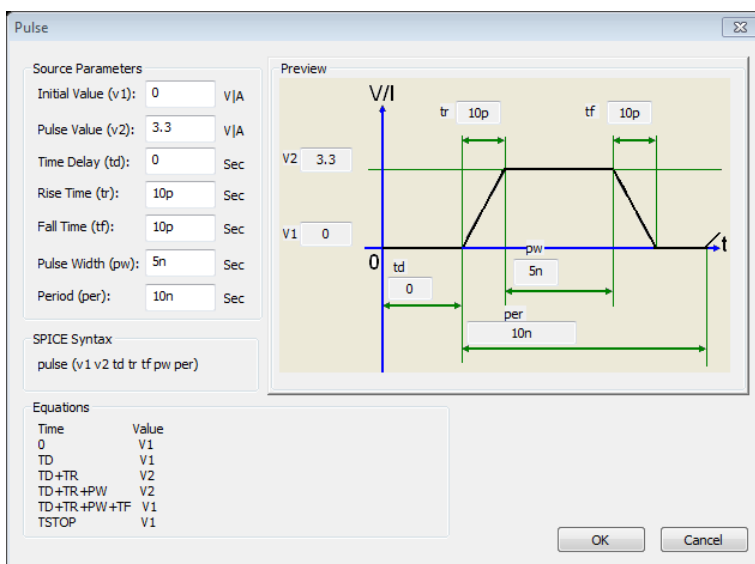




11. ábra: CMOS inverter transfer karakterisztikája

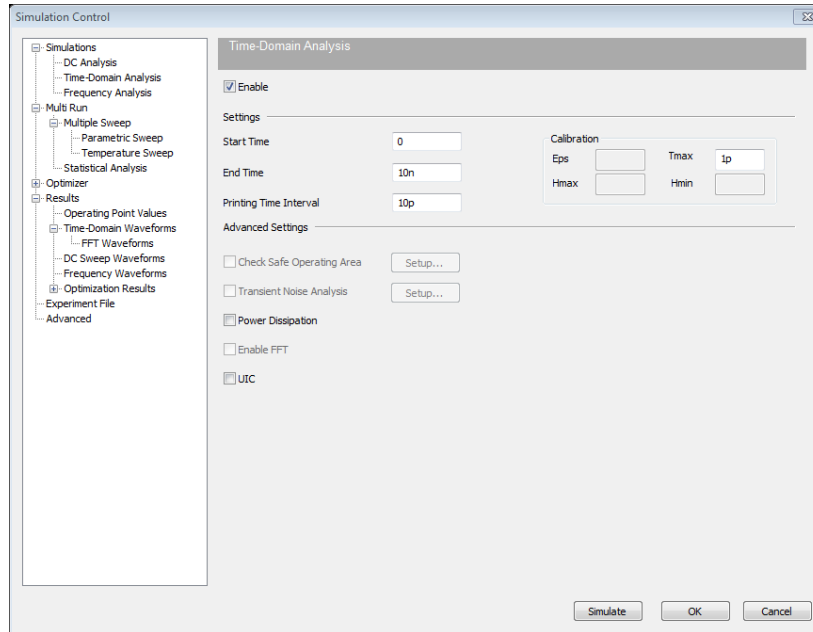
## Segítség az 2. feladathoz

Állítsuk be a bemeneti feszültségforrást! Legyen egy négyszögjel (pulse), amelynek fel és lefutása egyaránt 10ps, késleltetése nincs, a pulzus szélesség pl. 5ns, a periódus pedig 10ns.



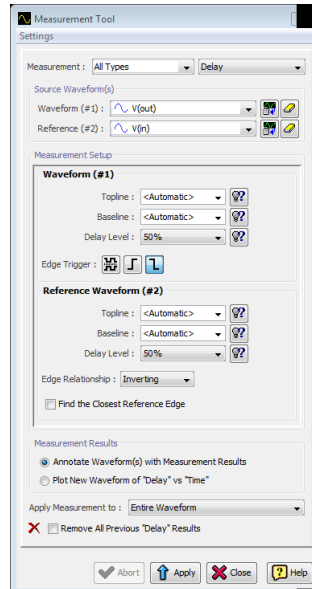
12. ábra: A négyszögjel gerjesztés beállítása

Kapcsoljuk ki a DC sweep szimulációt és állítsuk be az időtartománybelit. A szimuláció paramétereinél érdemes a maximális számítási lépésközt megadni (Tmax), ez legyen 1ps. Ha ezt nem tesszük meg, az automatikus szimuláció túl durva lépésközzel számol.



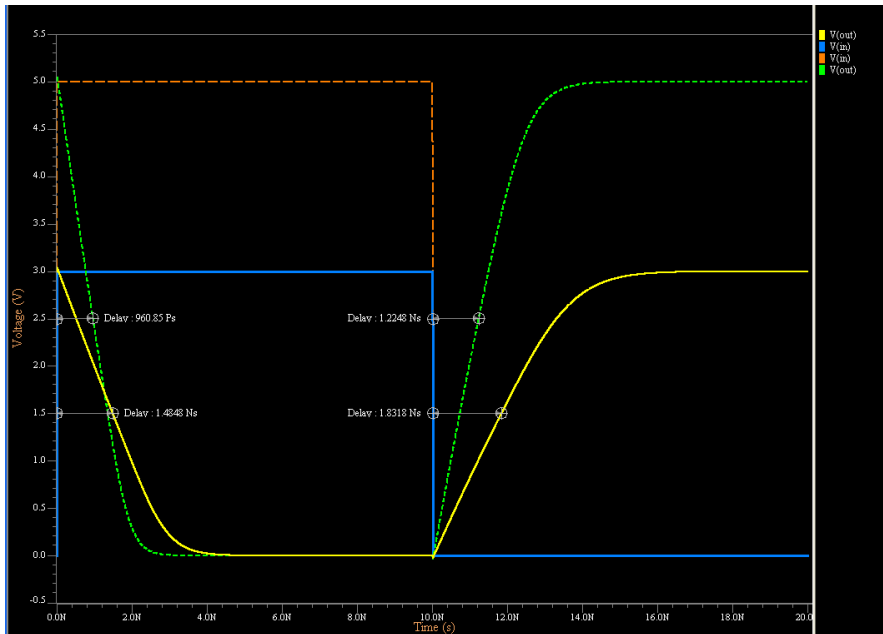
13. ábra: Az időtartománybeli szimuláció beállítása

A késleltetést legegyszerűbben az EZWave „Measurement Tool”-jával tudjuk megmérni, a „Delay” funkciót kell kiválasztani, a referencia hullámforma a bemenő feszültség. Ezt beállítani legegyszerűbben úgy lehet, hogy a dialógusba a megfelelő hullámformát a Wave ablakból „belehúzzuk”.



14. ábra: A késleltetés mérése

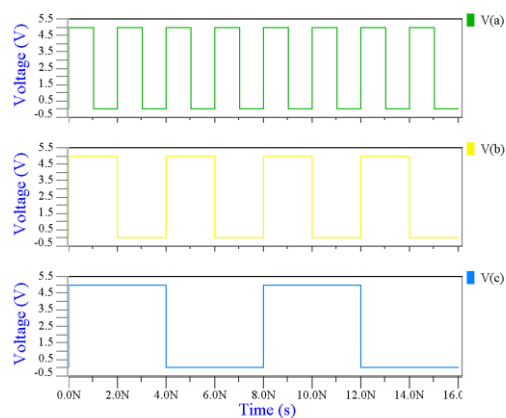
Állítsuk be, hogy az élek viszonya (Edge relationship) invertált (azaz pl. a referencia jel felfutó élétől szeretnénk késleltetést mérni a kimenő jel felfutó éléig), majd a triggerelést változtatva megmérhetjük mindkét késleltetési időt.



15. ábra: CMOS inverter késleltetése 3V és 5V tápfeszültség esetén

### Segítség az 3. feladathoz

Itt csak időtartománybeli szimulációt kell végezni. Állítsuk elő az összes bemeneti kombinációt, pl. A legyen egy 2ns periódusidejű, 1ns hosszú impulzus, B kétszer ekkora, azaz 4ns periódusidejű, 2ns hosszú impulzus, C pedig 8ns periódusidejű, 4ns hosszú pulzus.



16. ábra: Minden kombináció előállítása

Ezáltal minden létező bemeneti kombináció előáll, mint ahogy a 16. ábra mutatja.

Ha marad ideje, mérje meg a késleltetési időket ahol lehetséges a 2. feladatnál ismertetett módszerrel. Bár az összes logikai értéket kipróbáltuk, az összes lehetséges él változást ezzel a módszerrel nem lehet

megfigyelni. Figyelje meg a túllövéseket, amelyeknél ugyan a logikai érték változatlan, de a bemenetek megváltoztak, a tranzistorok belső kapacitásaiban tárolt töltések feltöltéséhez, vagy eltávolításához azonban idő szükséges.

### **FONTOS!**

- 1. Tömörítse ki a teljes projekt-et, ne csak a project file-t!**
- 2. Ne használjon ékezetet, szóközt sehol, se file névben, se a programrendszeren belül. Maradjon meg az [a-z0-9] értékkészleten.**
- 3. Ne használjon TIZEDES VESSZŐT, hanem TIZEDES PONTOT!**
- 4. A transzfer karakterisztika és a késleltetés vizsgálatokor ne a tápfeszültséget, hanem a bemenet(ek)et változtass meg! A tápfeszültséget egyszer állítsa be, de azt mindenképpen!**
- 5. Források beállításánál mindig a Browse gombra feljövő ComboBox-ból válasszon, ne írjon kézzel kapcsolódási pont nevet, mert ha elrontja, a szimulációnál hibához vezet!**