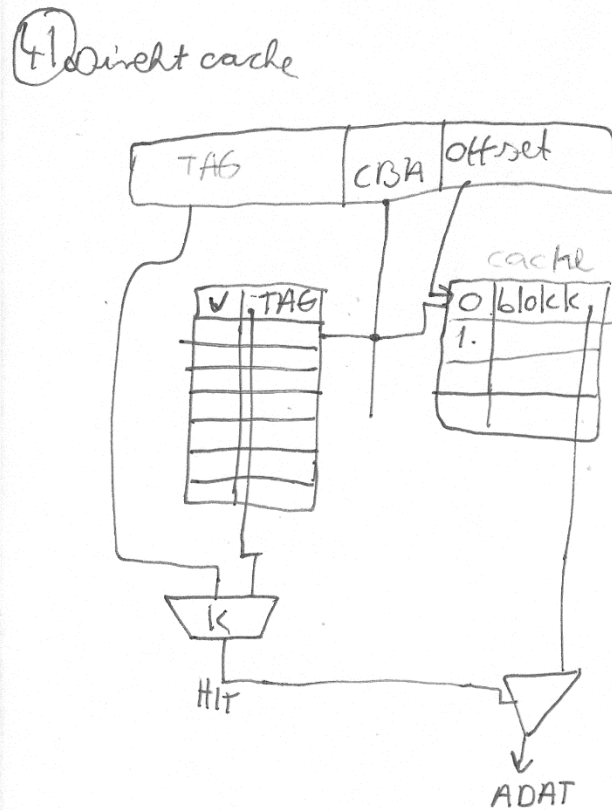


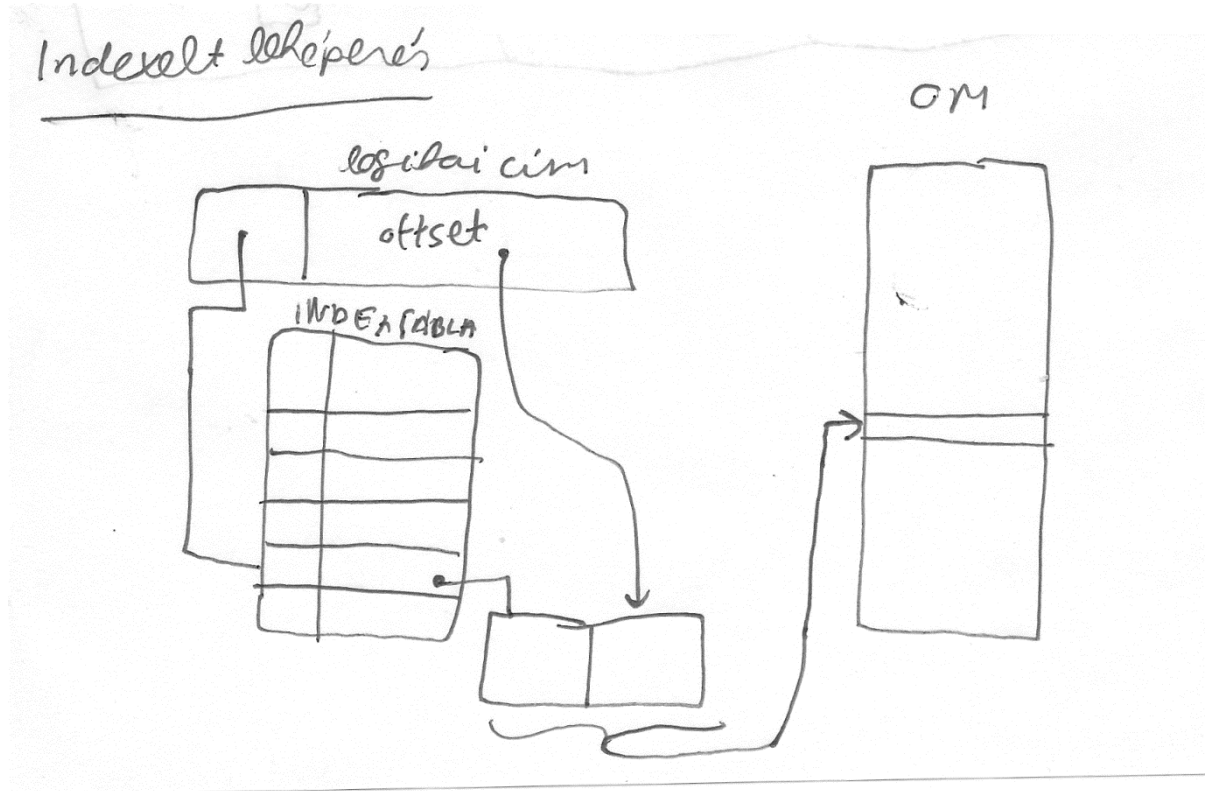
HWA-SZGA rajzok

Direkt cache blokkvázlata – kézzel rajzolt



HWA-SZGA rajzok

Indexelt leképzés (Indexregiszteres memóriabővítés) – kézzel rajzolt 1.



HWA-SZGA rajzok

Indexelt leképzés (Indexregiszteres memóriabővítés) – kézzel rajzolt 2.

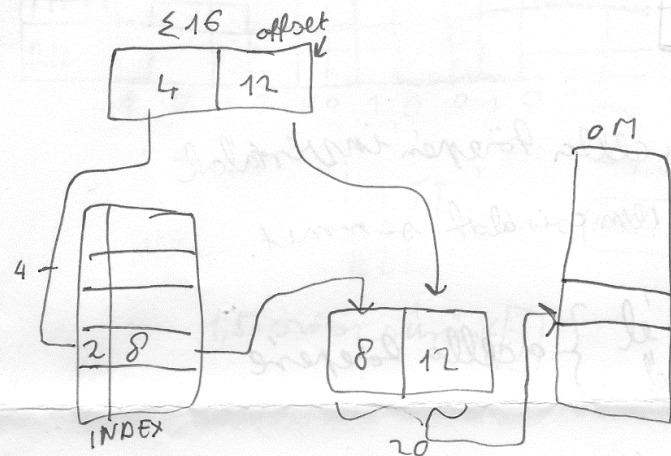
logikai cím: 16 bites

OM = 1 MiB

$\Rightarrow$ 20 cím bit belső hálózati

2 bit veresítésre

Logikai cím felső 4 bite az index



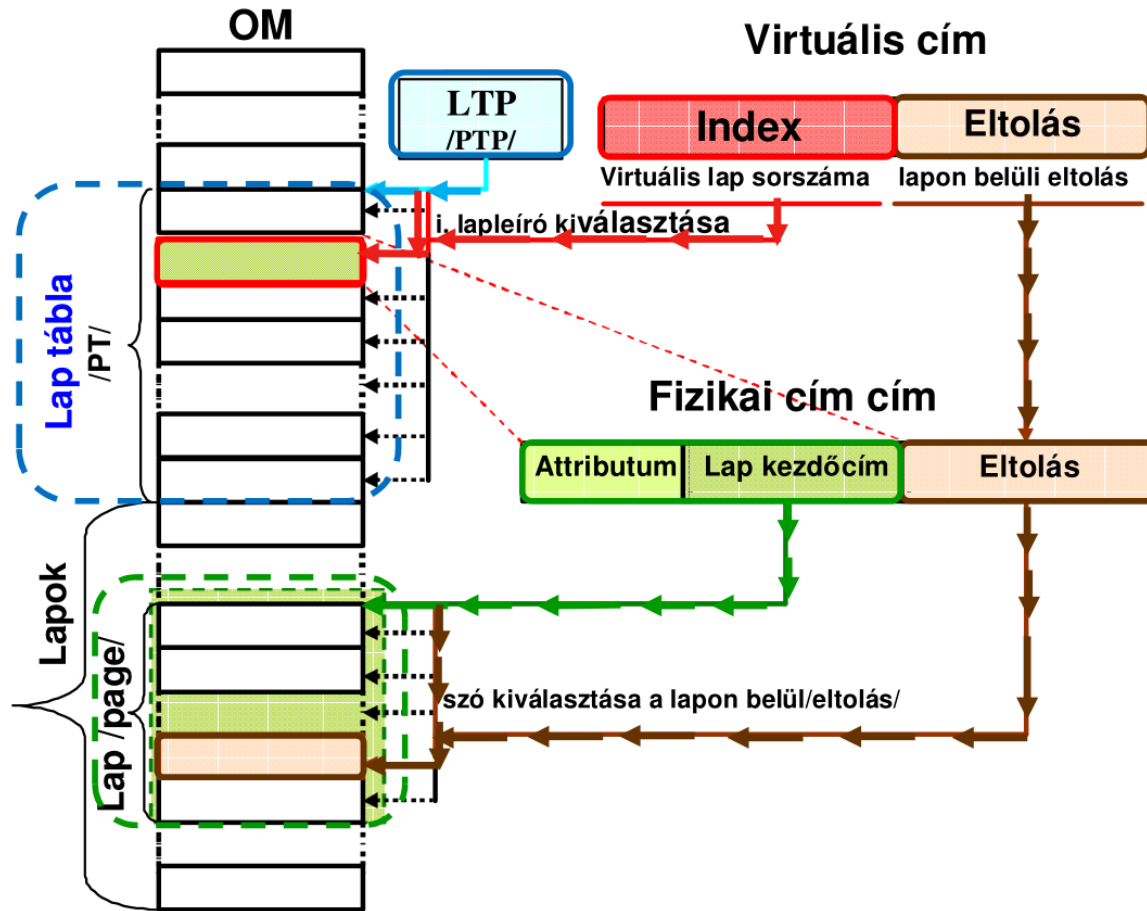
a) INDEX tábla szerű:

a) 16 db (2⁴) 10 bit (2⁸) $\Rightarrow 16 \cdot 4 \text{ k.b} = 64 \text{ k.B}$

b) offset: 12 bit

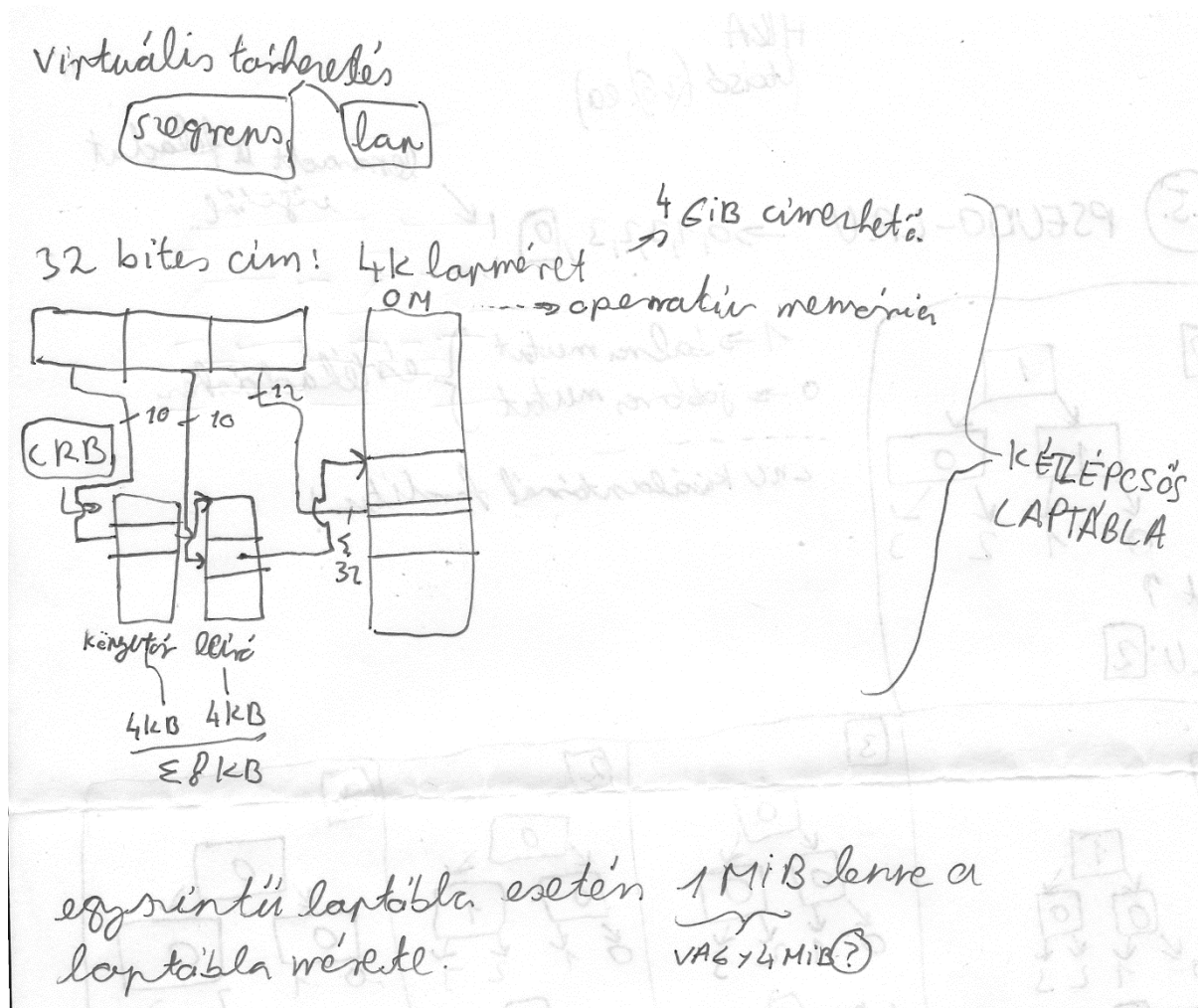
HWA-SZGA rajzok

Egylépcsős laptáblaszervezés – előadásdia



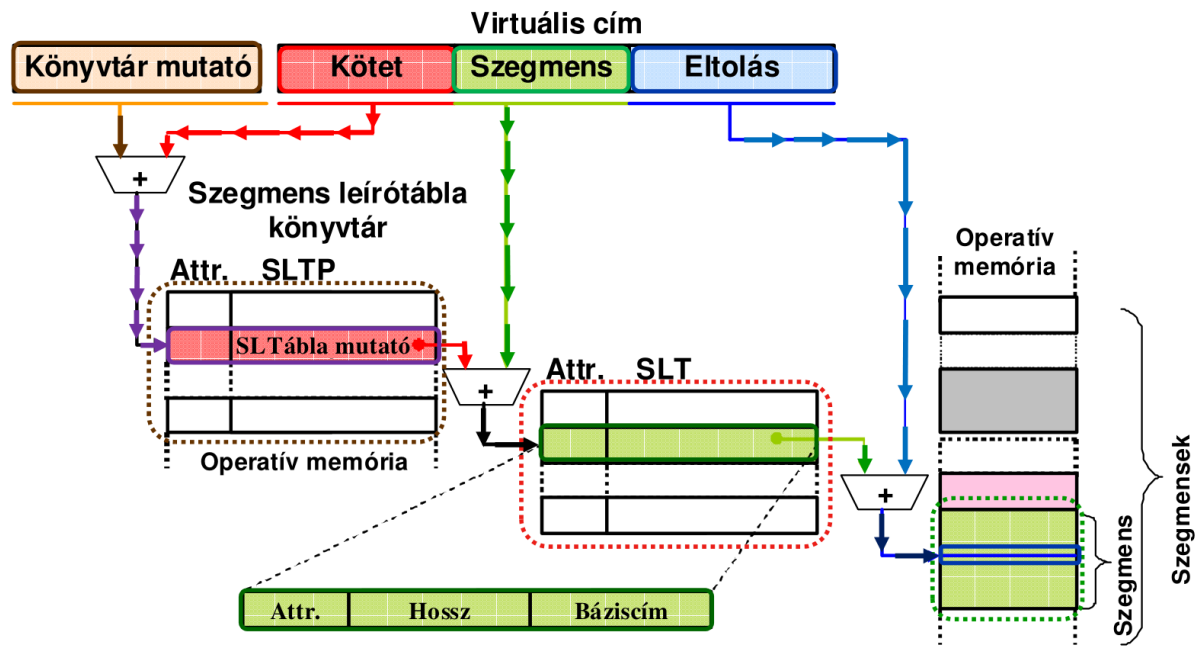
HWA-SZGA rajzok

Kétlépcsős laptáblaszervezés – kézzel rajzolt



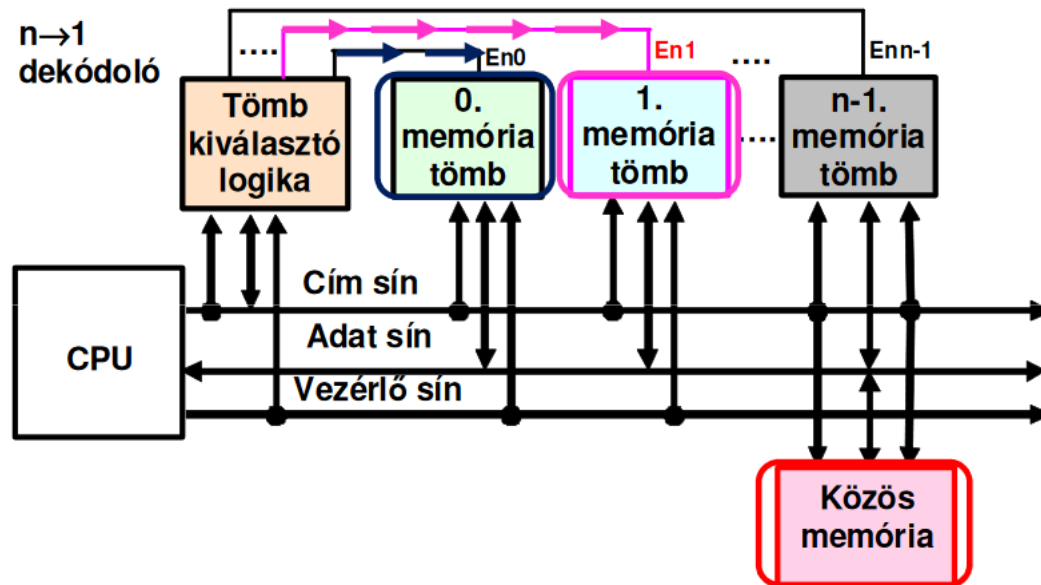
HWA-SZGA rajzok

Szegmentálás alapú virtuális tárkezelés – előadásdia



HWA-SZGA rajzok

Tömbkapcsolásos memóriabővítés – előadásdia



HWA-SZGA rajzok

SSD meghajtó blokkvázlata – előadásdia

