



Budapesti Műszaki és Gazdaságtudományi Egyetem
Elektronikus Eszközök Tanszéke

IT eszközök technológiája

7. előadás

ASIC áramkörök

ASIC áramkörök

- Integrált áramkörök csoportosítása
- ASIC kategóriák
 - Standard cellás ASIC
 - Gate array
 - Programozható logikai eszközök
 - CPLD
 - FPGA

Integrált áramkörök felosztása

- Katalógus áramkörök
- (COTS – commercial off the shelf)
 - Általában széleskörű használhatóság
 - Néha még a tervező sem gondolta volna.
 - A felhasználó nem azonos a tervezővel, a gyártó alkalmazási segédletekkel segíti a felhasználókat, akik rendszerbe építik az IC-t.
 - Nagyon nagy számban gyártják, így a fejlesztés költsége és gyártás állandó költsége megoszlik.
 - Pl. az egyik legsikeresebb IC, az 555 időzítő
 - 1970 óta gyártják, jelenleg kb. évi 1milliárd példányban...
- Katalógus áramkörökből összeállított rendszer
 - Kompromisszumok eredménye, nem lehet optimális a megvalósítás semmilyen tekintetben. (késleltetés, fogyasztás)
 - Nagy méretű, könnyen reprodukálható

ASIC / SoC

- Application specific integrated circuit
 - Egy adott speciális célra készülnek.
 - Általában a felhasználó tervezi (tervezteteti), mert
 - Katalógus áramkörrel nem, vagy csak bonyolultan tudná megvalósítani a rendszert.
 - Egyéb okokból, pl. a másolás megnehezítése miatt.
- A sorozatszám igen széles határok között változhat (1– több millió)
- Kis szériaszámok esetén kritikus az ár, emiatt törekedni kell arra, hogy minél kevesebb legyen az egyedi lépés
 - a tervezésben
 - a gyártásban
- Éppen ezért az ASIC áramkörök
 - részben előre gyártottak,
 - részben előre tervezettek

System on a chip (SoC)

- Egy teljes rendszer megvalósítása egy chipen
 - Digitális (processzorok, grafikus gyorsító, memóriák stb.)
 - Analóg (főleg rádiófrekvenciás) részek.
 - Tápellátás stb.
- Az integráció előnyei:
 - Kisebb késleltetés és fogyasztás
 - Kisebb fizikai méret.
 - Olcsóbb gyártás (kisebb az összeszerelés költsége)
- Hátrány
 - esetlegesen túl nagy integrált áramkör gyártási **kihozatala** nem megfelelő.
 - Bonyolult – és más tápfeszültségeket igénylő memória technológiákat kell ugyanarra a chipre integrálni.
 - Pl. digitális logika: 1,2V magfeszültség, 0,3V küszöbfeszültség DRAM 2,5V tápfeszültség, 0,7V küszöbfeszültség – csökkenteni nem lehet, mert romlik a zajhatár, megnő a szivárgás...)
 - Gyakran használt megoldás (főleg mobil platformokon)
 - Package on package: az EEPROM/DRAM chipet az SoC-re szerelik.

ASIC kategóriák

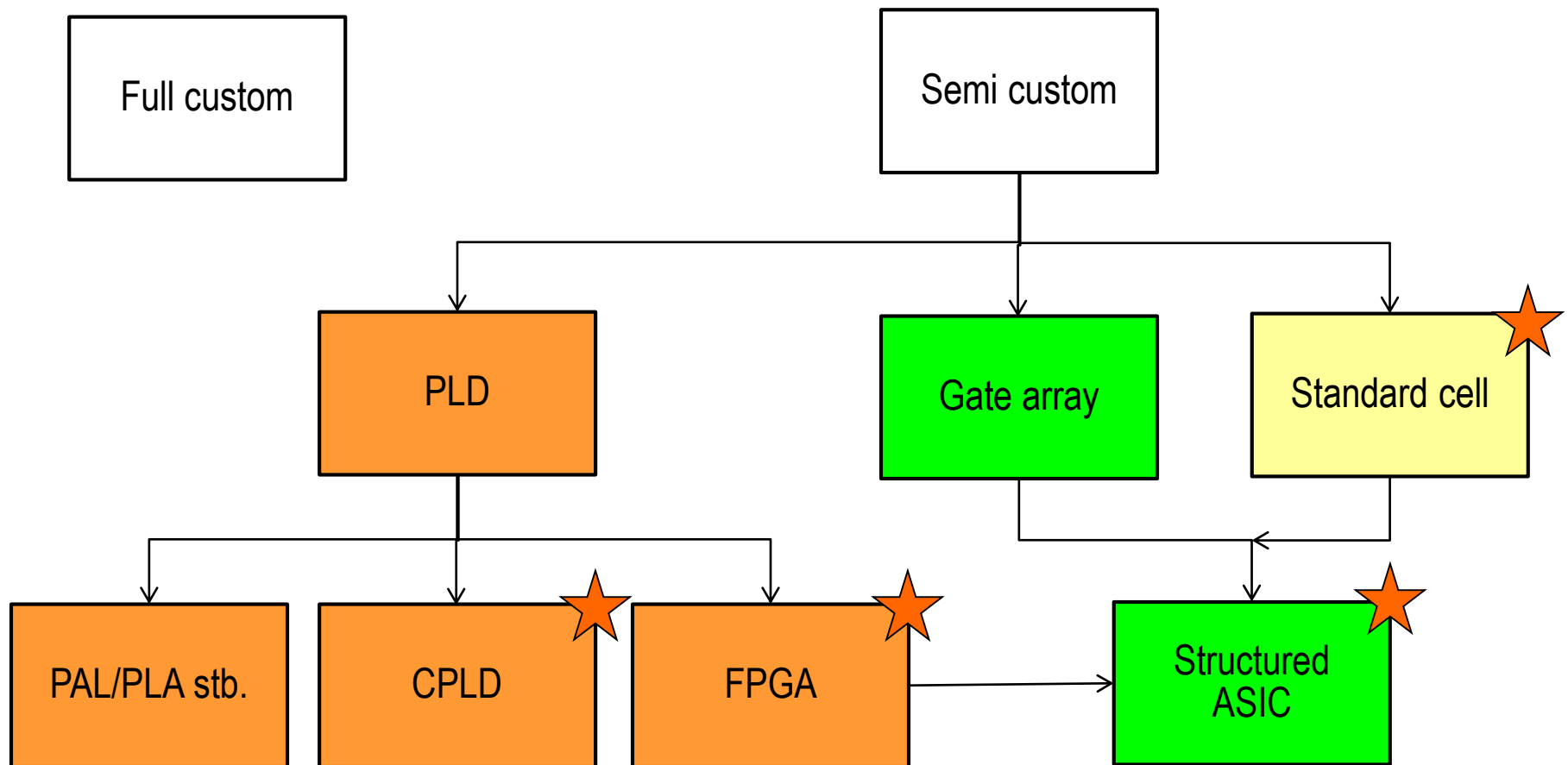
■ Custom ASIC (full custom)

- Tervezésük és gyártásuk az összes maszk megtervezését és legyártását igényli.
- A tervezés költséges, nagy szakértelmet és bonyolult (drága...) szoftverhátterért igényel.
- A maszkSOROZAT költségei: ~\$10 000 - \$1 000 000 (14nm)
- Igen nagy példányszámban éri csak meg.

■ Semi-custom ASIC

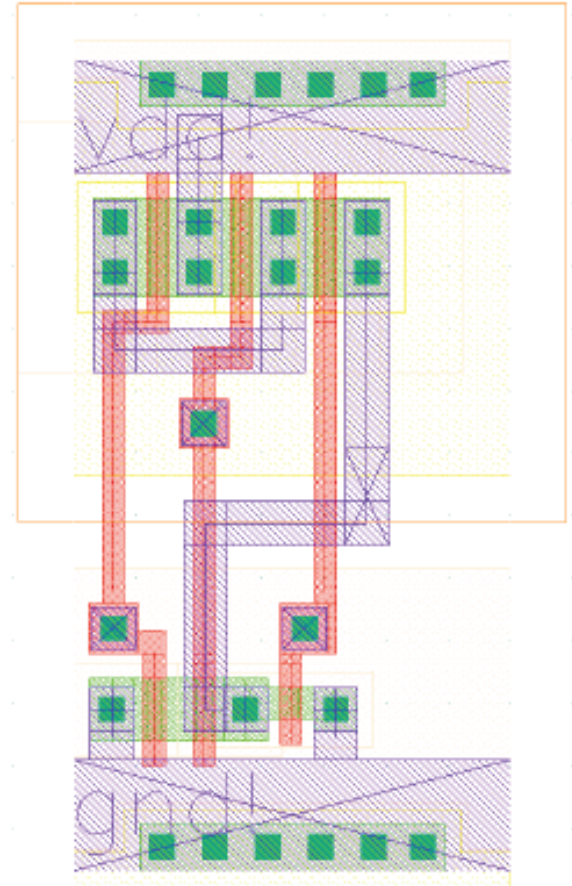
- Részben, vagy teljesen előre gyártottak, vagy előre tervezettek.
- Előre gyártott esetben a végleges kialakítás
 - Néhány fémezés maszkjának megtervezésével történik (így a maszk költség csökken)
 - Vagy teljes mértékben sw úton,
- Előre tervezett esetben
 - Az áramkör strukturált, a maszk minták nagy része előre tervezett, kipróbált (így a tervezési költség csökken)

- Előre tervezett
- Részben előre gyártott
- Teljes mértékben előre gyártott, elektromosan programozható

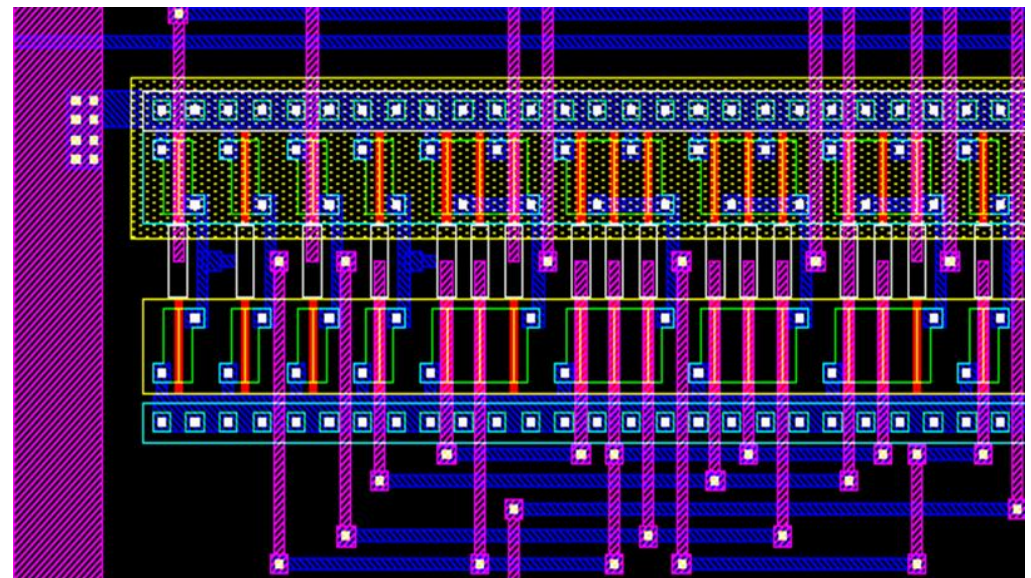
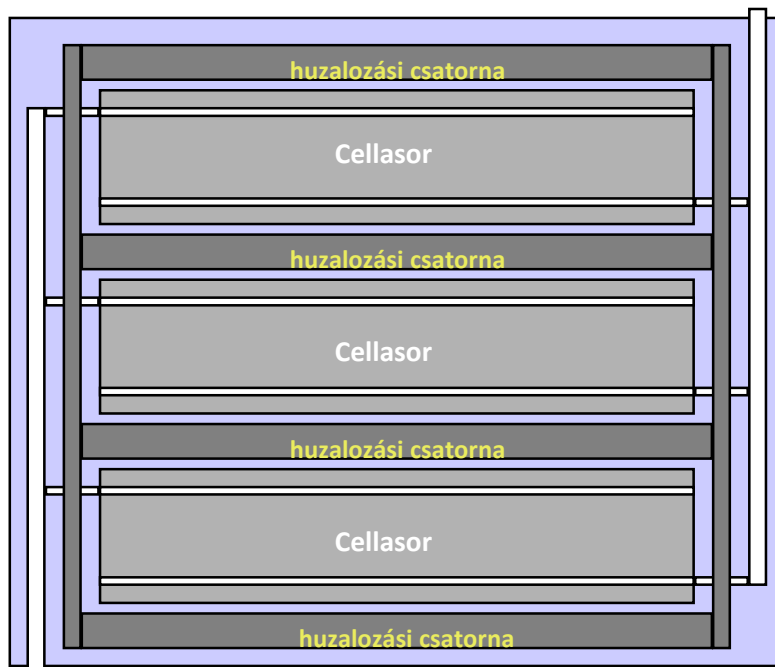


Standard cellás ASIC

- A maszk minták előre tervezettek, ezek az ún. cellák
 - Van egy „standard könyvtár” – logikai funkciókkal
 - A szintézis ezeket fogja használni
 - A cellák magassága adott, szélessége funkciótól függően változik.
 - Az összeköttetések helye (táp és földcsín, be és kimenetek stb.) rögzített.
 - A standard könyvtárat a félvezető gyár fejleszti és bocsátja rendelkezésre.



- A tervezés a standard cellák elhelyezéséből és huzalozásából áll
 - Teljes mértékben automatizált...
 - Memória elhelyezésére ún. generált megacella blokkok állnak rendelkezésre
 - Az elhelyezés szabályos, a cellákat sorokban helyezik el, majd összehuzalozzák.
 - Az összes maszkot le kell gyártani, így nem túl olcsó...
 - Prototípus gyártása esetén több, különböző forrásból származó tervet kombinálnak össze, hogy a maszk költségeket megosztják. (MPW – multi project wafer)



Standard cellás ASIC

- Tehát a tervezés pont úgy zajlik, mintha a gyártó tervezné!
- A félvezetőgyár rendelkezésre bocsátja
 1. A standard cellakészletet, logikai leírás és fizikai terv (vagy csak absztrakt) formájában. (absztrakt: a cella pontos felépítését nem ismerhetjük meg, csak a körvonalát és azt, hogy az egyes be vagy kimenetekhez hogyan lehet csatlakozni)
 2. A cellakészlet időzítési és fogyasztási adatait a logikai szimulációhoz
 3. Fizikai és elektromos tervezési szabályokat az elhelyezéshez és a huzalozáshoz.
 4. A visszafejtési szabályokat a parazita kapacitások meghatározásához.
 5. Áramkörü modelleket az áramkörü szimulációhoz.
- Ezek segítségével zajlik a tervezés, pontosan úgy, ahogy az előző előadásokon bemutattuk.
 - nagyrészt megvásárolt hard ill. soft IP alapon.
 - Pl. Apple A11 processzor
- Standard cella esetén tehát:
 - Minden maszkot le kell gyártani, itt tehát nincs megtakarítás.
 - Viszont a cellakönyvtár elemei előre tervezettek, kipróbáltak és karakterizáltak.

Gate array

- A fémezés kivételével előre gyártott.
 - „Sea of gates” elrendezésben a chipen n és pMOS tranzisztorokat találunk, előre meghatározott mintázatban és pozícióban.
 - Strukturált ASIC esetén pedig FPGA-hoz hasonló logikai blokkokat. (ld. később...)
- Az áramkör végleges funkciójának kialakítása a két vagy több rétegű fémezés meghatározásával történik.
 - A tranzisztorok összekötésével kapukat alakítunk ki,
 - majd a kapuk összekötésével a végleges funkciót.
 - A logikai kapuk belső összeköttetései általában meg vannak tervezve.
 - Szintén a tervezés nagyrészt automatikus.

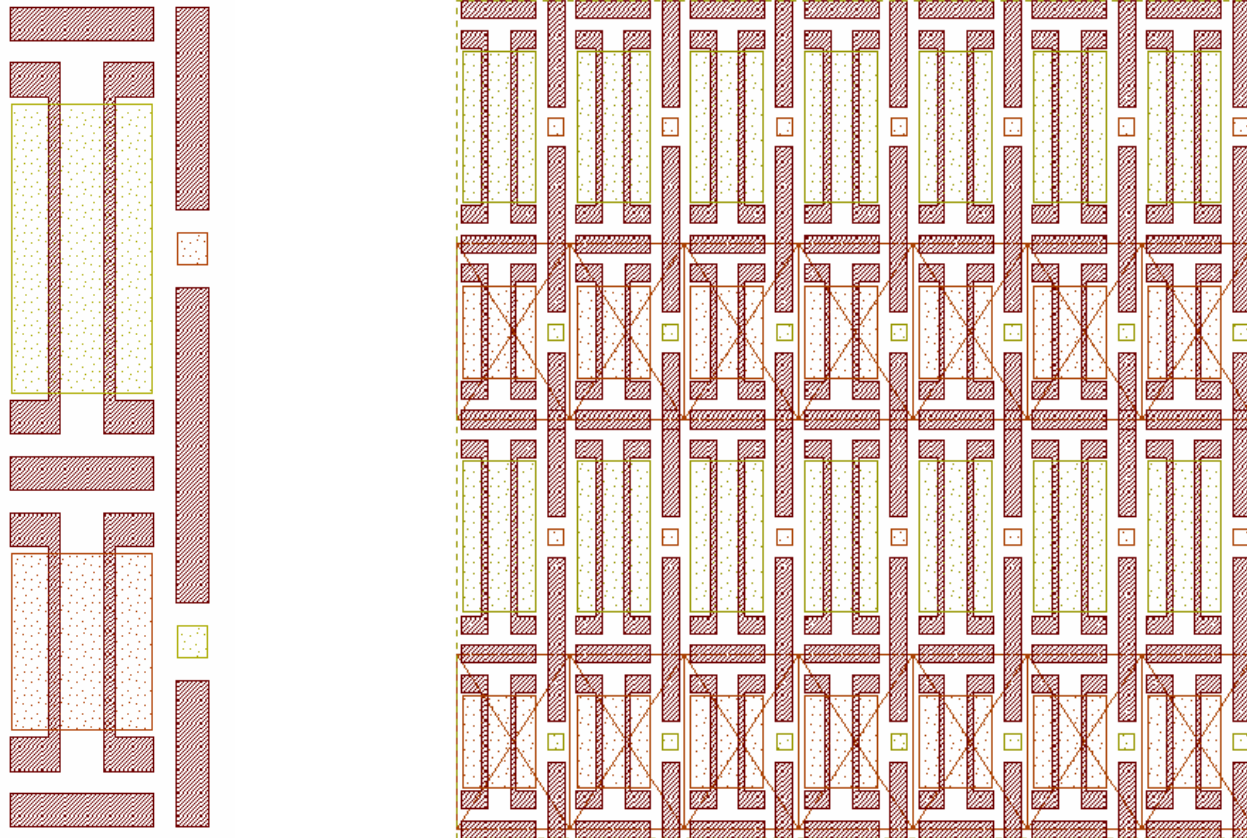
■ Olcsóbb megoldás

- Mivel a maszkok száma kevesebb
 - Pl. egy két fémréteges technológia esetében négy maszk szükséges csak
Kontaktus a félvezetőhöz, 1. fémréteg, viák az 1. és 2. fémréteg között, 2. fémréteg
- A tranzisztorokat tartalmazó „félkész” szelet (az ún. master) előre elkészíthető és raktározható

■ Kompromisszum

- A felépítésből adódóan nem lehet a teljes rendelkezésre álló szilícium területet kihasználni, mindig maradnak „üres” területek
- Az elkészített kapuk nem optimálisak
- A huzalozás nem optimális, így a késleltetés nagyobb, mint a standard cella esetében

Példa



- Az alapcella 2 PMOS és 2 NMOS tranzisztort tartalmaz.
- Egy 2×7 részlet látható az ábrán.

Programozható logikai eszközök

- Teljes egészében előre gyártottak, logikai funkciók és összeköttetésekéből áll.
 - A logikai funkció és az összeköttetés is programozható.
- A konfigurálás elektromosan történik.
 - Ugyanazokat a technológiákat használják, mint a memória áramkörök.
 - Volatile
 - A konfigurálást statikus RAM végzi.
 - Emiatt a rendszer indításakor egy EEPROM memóriából a beállításokat be kell tölteni, ezt néha magán a chipen helyezik el.
 - Működés közben **újrakonfigurálható**.
 - Non-volatile
 - Maszk programozott
 - Flash EEPROM tranziszor
 - Antifuse (PLICE vagy ViaLink)

A programozási módszerek összehasonlítása

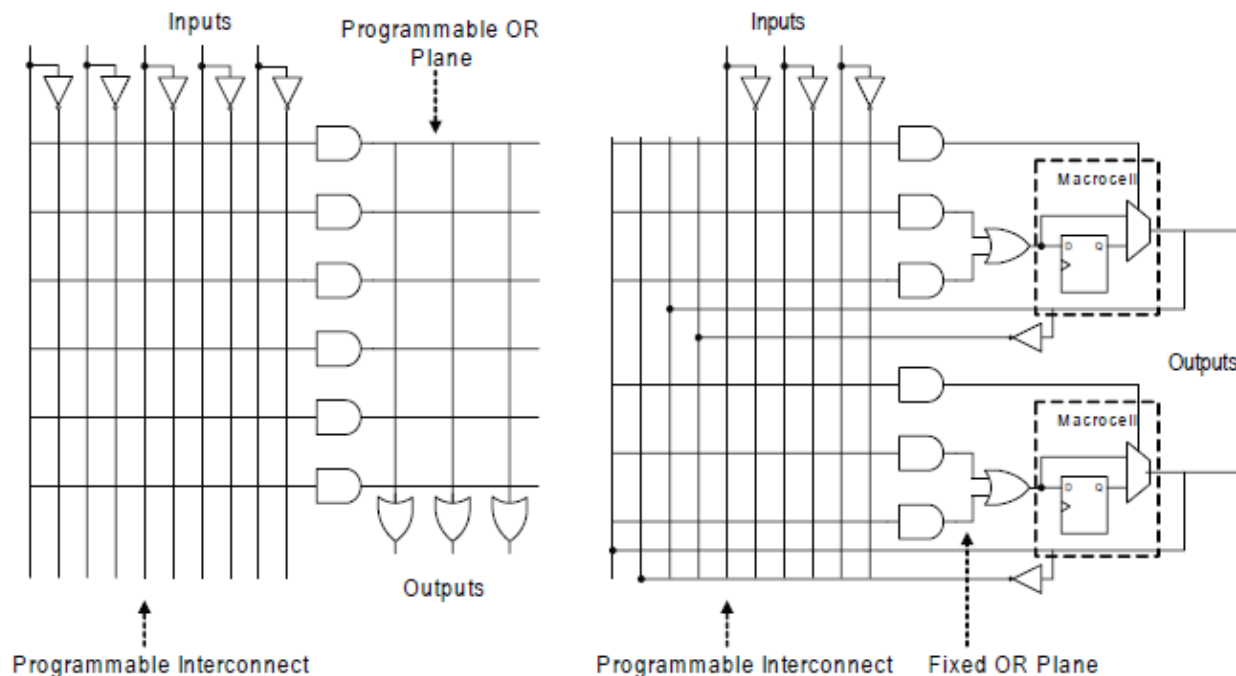
	SRAM	FLASH	Anti-fuse
Sérülékenység	Igen	Nem	Nem
Újraprogramozhatóság	∞	korlátozottan	Nem
Elfoglalt terület	6 tranzisztor	1 tranzisztor	Egy kontaktus
Technológia	Standard CMOS	Spec. flash	Spec. ViaLink
ISP	Igen	Igen	Nem
Kapcsoló ellenállása (Ω)	500-1000	500-1000	20-100
Kapcsoló kapacitása (fF)	1-2	1-2	<1
Visszafejthetőség	Titkosításra van szükség	Igen nehéz	Igen nehéz

- Antifuse segítségével kisebb késleltetés érhető el
- (feláldozva az újrakonfigurálhatóságot)

PLA/PAL

■ Ez már történelem

- Még fuse-al történt a programozás
- PLA – logikai függvények megvalósítására.
 - 1-1 ben TTL kiváltására, mind az és, mind a vagy mező programozható. Így egy PLA segítségével többetucut TTL kapu spórolható meg.
- PAL – már regisztereket is tartalmazott.
- Ezekhez fejlesztették ki az első hardver leíró nyelveket... (PL, ABEL)

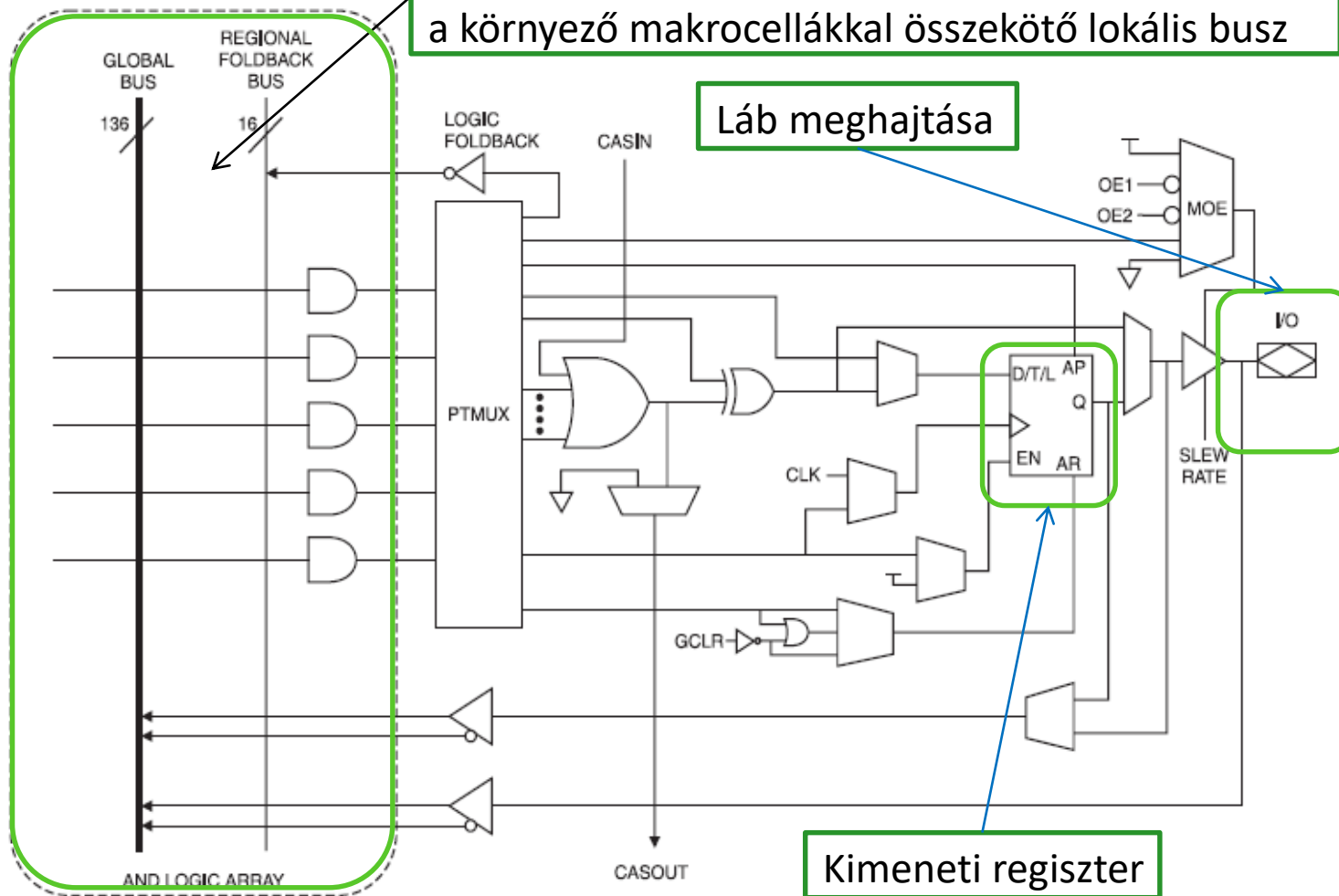


CPLD – complex programmable logic device

- A PLA/PAL utódja.
- A „segéd” logika előállítására a feladata (az ún. **glue logic**) egy több kereskedelmi IC-t tartalmazó kártya esetén pl. a feladat a busz illesztés illetve esetleges segéd logikai jelek generálása
 - Erre tradicionálisan a 74xx-t használták...
 - “Illessze az egységet az xxx buszhoz” jellegű feladatok megoldására
- Makrocellákból áll.
 - egy makrócellában a PAL-hoz hasonló ÉS mátrix van logikai függvények előállítására.
 - Egy programozható típusú (D, JK, T) flip-flop
 - A makrocella általában közvetlenül kimenetet is hajthat.
 - EEPROM segítségével programozható.

Példa: Microchip (ATMEL) CPLD makrocella

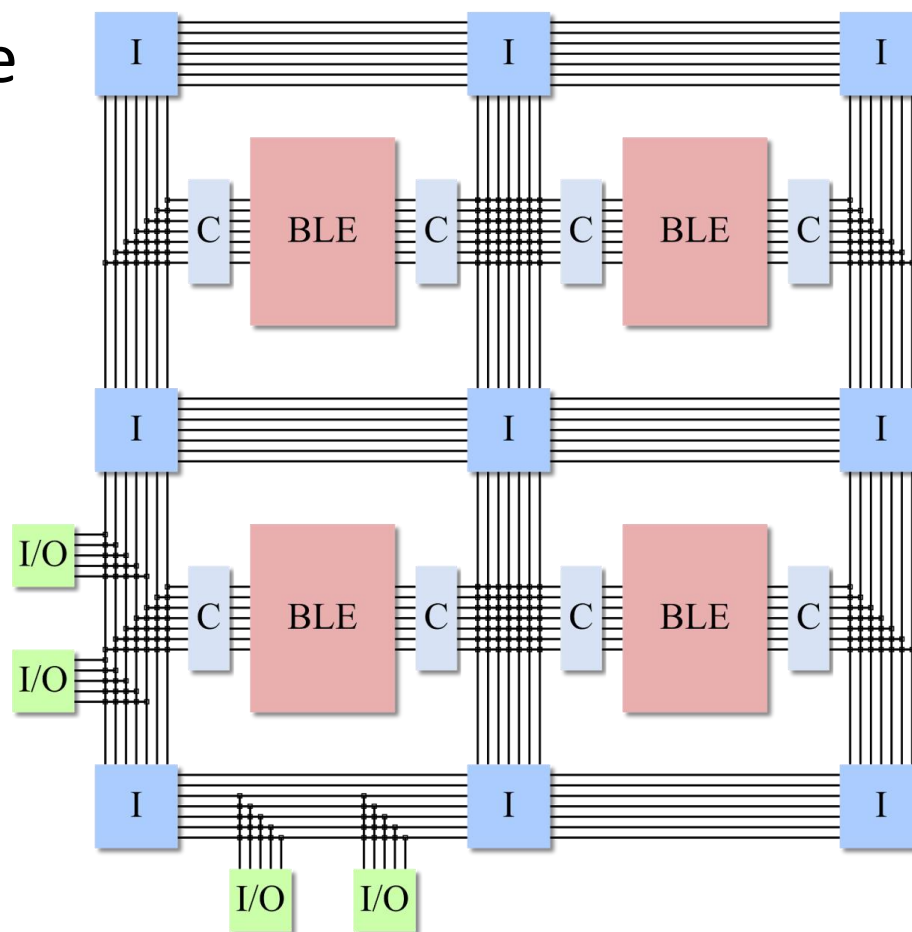
ATF1500A(L) Macrocell



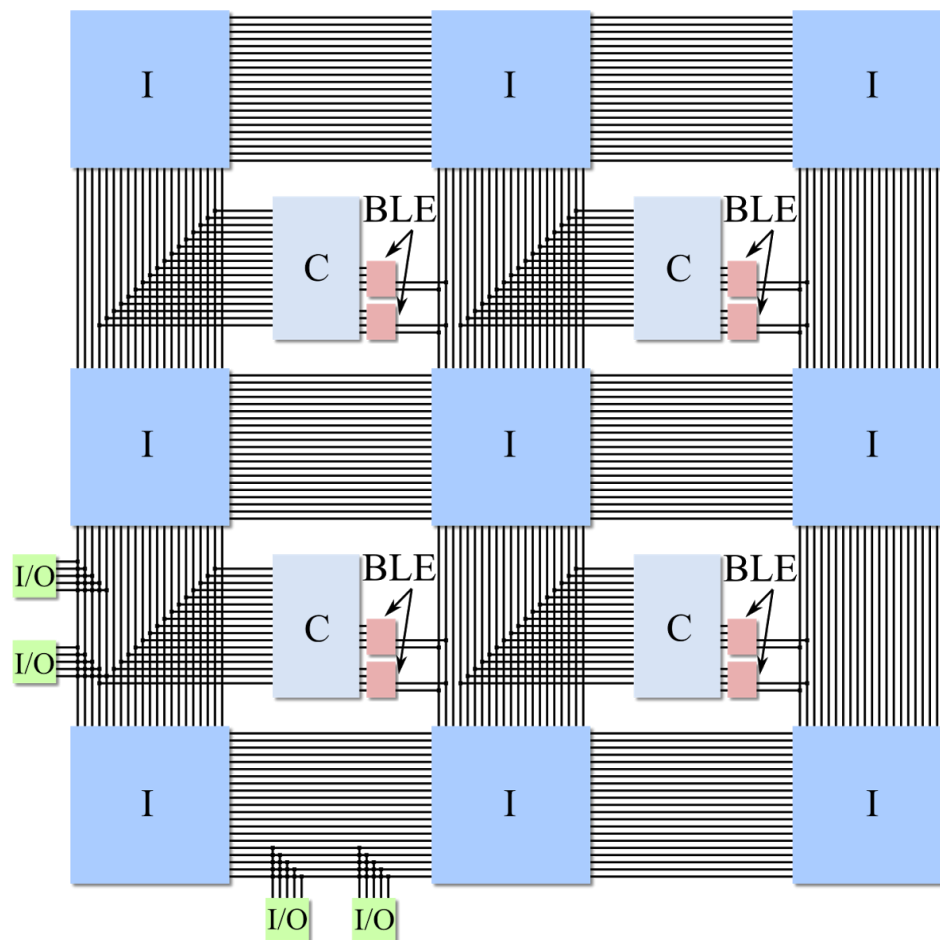
Field programmable gate array

- Általános célú, újrakonfigurálható eszközök
- Tetszőleges logikai funkció megvalósítható a programozható erőforrások segítségével.
- Erőforrások:
 - Konfigurálható logikai blokkok
 - (Basic Logic Element, BLE – minden gyártó máshogy hívja)
 - Konfigurálható I/O blokkok
 - Kommunikáció a külvilággal
 - Konfigurálható huzalozási erőforrások
 - A logikai blokkok és az I/O blokkok összekapcsolását valósítja meg.
 - Konfigurációs memória
 - Az előzőekben felsoroltak állapotának tárolására.
 - **Leggyakrabban SRAM**, de lehet EEPROM, FLASH, Anti-fuse stb...
 - Speciális célú erőforrások

FPGA felépítése

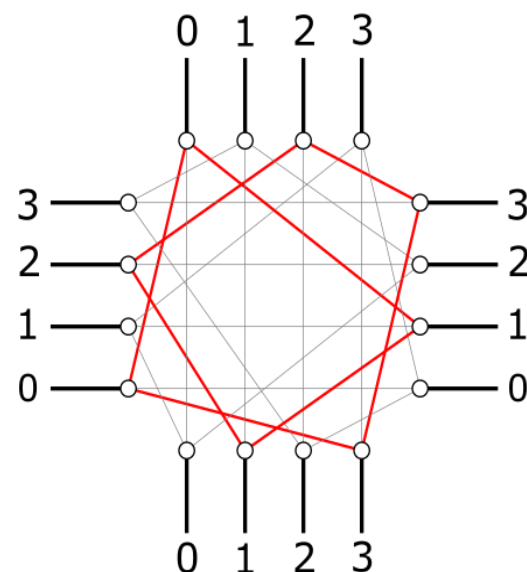
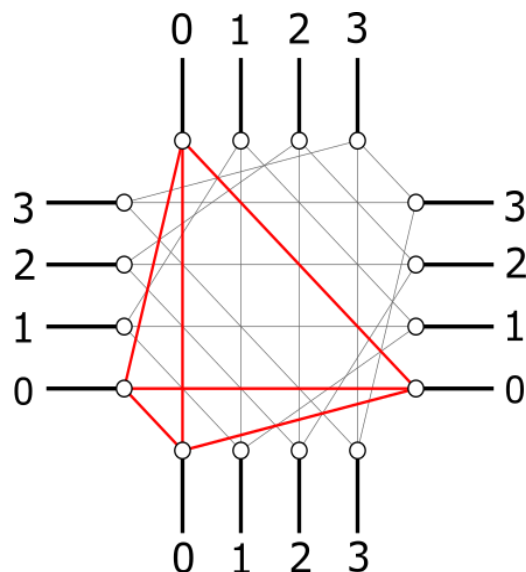


- I : interconnect block egyes huzalozási csatornák összeköttetéseit valósítják meg
- C: connection block: a konfigurálható logikai blokkot kapcsolja a huzalozási csatornához.



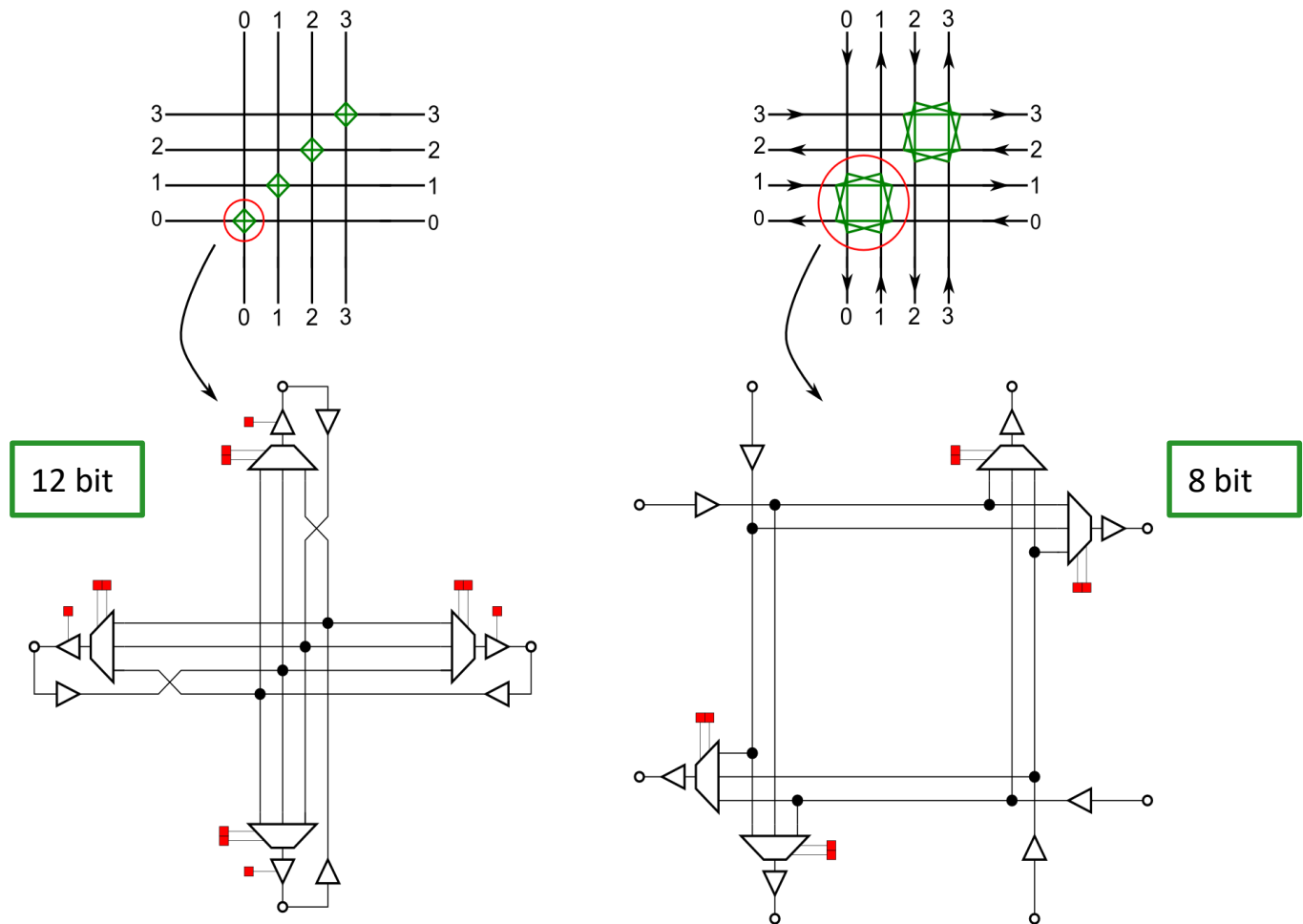
- A fizikailag elfoglalt területet szemléltető ábra.
- A konfiguráló erőforrások kb. 90-95%-ot foglalnak el...
 - Ez az ára a konfigurálhatóságnak

Kapcsolómátrixok



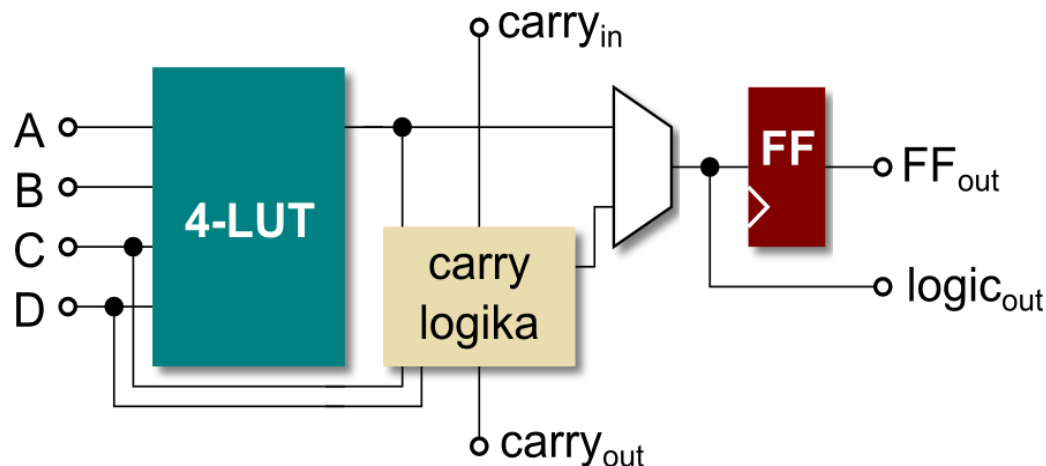
- Csak a lehetséges összeköttetések egy részét valósítják meg.
 - Minden lehetséges összeköttetés megvalósítása túl bonyolult lenne.
 - Pl. Disjoint típusú mátrix – irányváltás vagy egyenesen halad tovább.
 - Wilton típusú mátrix – irányváltás + áttérés másik csatornára

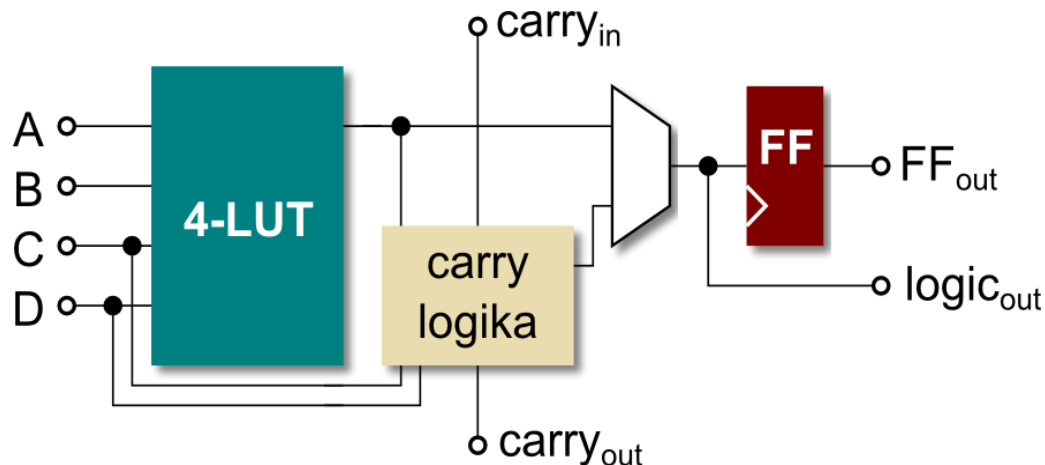
Kapcsolómátrixok megvalósítása - példa



Konfigurálható logikai blokk

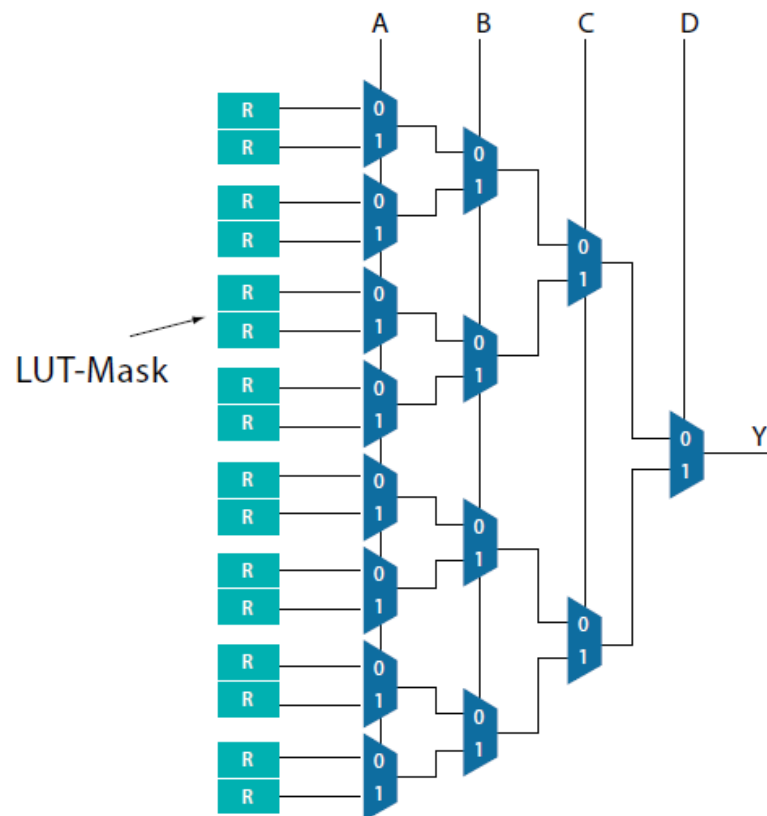
- Granularitás
 - Egy logikai blokk mennyire összetett funkciót valósít meg önmagában.
- Modern FPGA – finom granularitás
 - Egyszerű funkció, de sok BLE.
 - Például egy egyszerűsített séma





- A kombinációs logika megvalósítása nem programozható ÉS mezővel, hanem look-up table-el történik.
 - Tetszőleges 4 bemenetű, 1 kimenetű függvény megvalósítható.
- A carry logika az összeadó megvalósításának hatékonyságát növeli.
 - Az összeadás gyakori művelet.
- Konfigurálható bemenetű kimeneti flip-flop, amely vagy a logika, vagy a carry kimenetet tárolhatja.

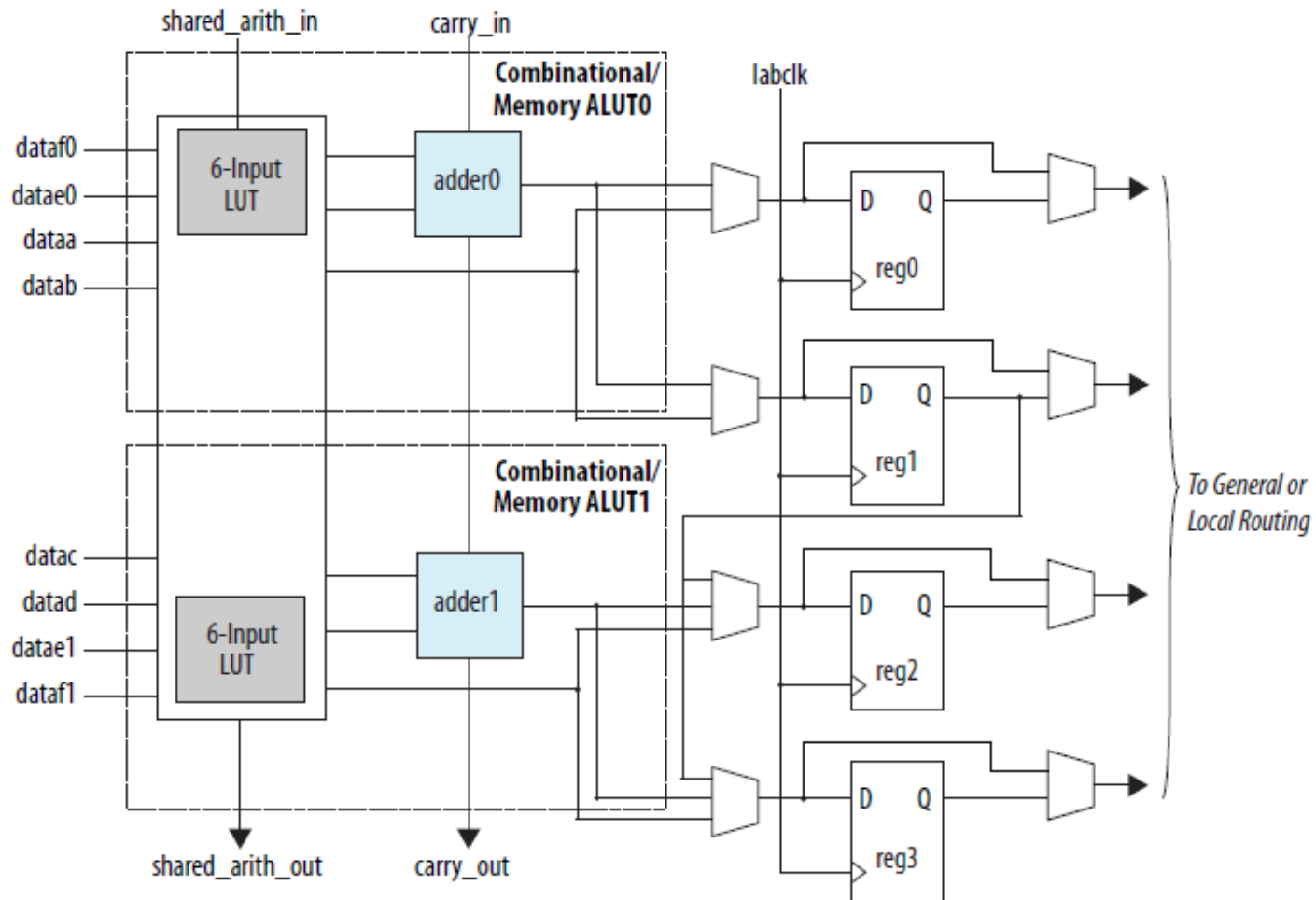
LUT megvalósítása



- A LUT maszkot a konfigurációs memória tartalmazza.
- A négy bemenettel választunk ki értékeket.
- A multiplexer hatékonyan megvalósítható transzfer kapukkal.

Példa: Altera Cyclone V.

- A legkisebb logikai egység az ALM
 - Adaptive logic module
- 10 ALM alkot egy logikai tömb blokkot
 - Logic array block = 10 ALM + 1 control block
- Két használati mód
- MLAB – dual portos SRAM memóriának használjuk a LUT-okat
- Így max. 32 x 20 bites memória alakítható ki
 - Egy ALM 32x2 bites, dual portos SRAM-má konfigurálható.



- 4 regiszter, szinkron és aszinkron clear, szinkron load
- 2 x 6 bemenetű LUT (reg. visszavezetés a 6.)
- 2 teljes összeadó

Speciális célú erőforrások

- Az általános célú erőforrásokkal minden logikai funkció megvalósítható.
 - De nem lesz hatékony
- Ezért modern FPGA-kban további erőforrások állnak rendelkezésre
- Blokk RAM
 - Nagymennyiségű statikus RAM (Mbit nagyságrendben)
 - Single vagy dual portos, a szóméret és a kapacitás könnyen konfigurálható, viszonylag széles határok között.

■ DSP slice

- A digitális jelfeldolgozásban a szorzás megvalósítása az egyszerű logikai elemekkel nehézkes.
- Általában min. szorzóáramkört tartalmaznak.
- gyakran szorzó akkumulátort ($A += BC$)
- Eltolást végző áramkör (több bittel)

■ SoPC – System on a Programmable Chip

- Egy vagy több mikroprocesszor mag, hard IP formájában
- Mikroprocesszoros rendszer kialakításához szükséges logika, pl.
 - DRAM vezérlő
- Külső, nagysebességű kommunikáció
 - Gigabit Ethernet, PCI Express stb.
- Általában hard IP formájában.

Strukturált ASIC

- Átmenet az FPGA és a standard cellás ASIC között
 - Nagy jövőt jósoltak neki, de ez nem igazán jött be.
- A modern FPGA-hoz hasonlóan hard IP blokkokat és közöttük maszk konfigurálható (1-2 fémréteg) logikai blokkokat és összekötést tartalmaz.
 - Nincs konfigurációs RAM és ezek erőforrásai, mint az FPGA-ban.
 - Nincsenek konfigurálható huzalozások
 - Így nagy területet lehet spórolni és a késleltetés is sokat csökken.

Struktúrált ASIC szolgáltatás

- A nagy gyártók kínálnak (kínáltak) strukturált ASIC szolgáltatást
 - Azaz működőképes FPGA tervből IC csinálnak
 - Altera – HardCopy (éppen megszüntetés alatt)
- Xilinx - EasyPath
 - Hat hét alatt FPGA tervből ASIC
 - 28nm technológián – ez nem a csúcstechnológia szilíciumon, de sima ASIC gyártásnál már a nehezen kifizethető kategória kis sorozat esetén.
 - Nincs külön fejlesztési költsége, a Xilinx elintézi
 - 35% költségmegtakarítás az FPGA-hoz képest, viszont nyilvánvaló módon nem újraprogramozható.
 - Garantálják a funkcionális működést és az időzítéseket.
 - Ez nem túl nehéz, mert minden időzítési paraméter javul...

Összehasonlítás

	Std. Cellás	FPGA	Strukturált ASIC
Maximális órajel (%)	100	15	75
Fogyasztás (%)	100	1200!	300
Kapuszám egységnyi területen (%)	100	1	33

Table 7.1 The FPGA:ASIC gap from [120].

Metric	Soft logic only	Soft logic & DSP	Soft logic & memory	Soft logic, DSP & memory
Area	35	25	33	18
Delay	3.4	3.5	3.5	3.0
Dynamic power	14	12	14	7.1

- De ez csak azonos technológián igaz!
- FPGA-ból olyan fejlett technológia érhető el, ami ASIC esetén nagyon drága (vagy nem is elérhető)

Hardveres gyorsítás

- FPGA
 - Parallel erőforrások, nagyszámban , csővezetékesíthető
 - Újra (akár részben) konfigurálható.
- OpenCL támogatás
 - CPU vagy GPU mag helyett FPGA hajtja végre párhuzamosan.

